

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

JP907 U.S. PTO
09/654348
00/10/60

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年 9月 3日

出 願 番 号

Application Number:

平成11年特許願第250655号

出 願 人

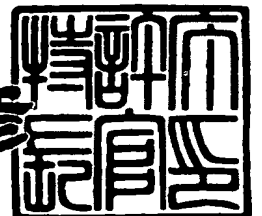
Applicant(s):

富士フイルムマイクロデバイス株式会社
富士写真フイルム株式会社

2000年 4月28日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特2000-3032185

【書類名】 特許願

【整理番号】 DL2417

【提出日】 平成11年 9月 3日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 31/00

【発明の名称】 固体撮像装置

【請求項の数】 12

【発明者】

【住所又は居所】 宮城県黒川郡大和町松坂平 1 丁目 6 番地 富士フイルム
マイクロデバイス株式会社内

【氏名】 鈴木 信雄

【特許出願人】

【識別番号】 391051588

【氏名又は名称】 富士フイルムマイクロデバイス株式会社

【代表者】 加藤 典彦

【特許出願人】

【識別番号】 000005201

【氏名又は名称】 富士写真フイルム株式会社

【代表者】 宗雪 雅幸

【代理人】

【識別番号】 100091340

【弁理士】

【氏名又は名称】 高橋 敬四郎

【電話番号】 03-3832-8095

【選任した代理人】

【識別番号】 100105887

【弁理士】

【氏名又は名称】 来山 幹雄

【電話番号】 03-3832-8095

【手数料の表示】

【予納台帳番号】 009852

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9502507

【包括委任状番号】 9804706

【プルーフの要否】 要

【書類名】 明細書
 【発明の名称】 固体撮像装置
 【特許請求の範囲】

【請求項 1】 半導体基板の表面に一定のピッチで複数列、複数行に亘って配列された多数個の光電変換素子であって、1つの光電変換素子列および1つの光電変換素子行がそれぞれ複数個の光電変換素子によって構成され、奇数列を構成する前記複数個の光電変換素子に対し、偶数列を構成する前記複数個の光電変換素子の各々は各光電変換素子列内での光電変換素子同士のピッチの約 $1/2$ 、列方向にずれており、奇数行を構成する前記複数個の光電変換素子に対し、偶数行を構成する前記複数個の光電変換素子の各々は各光電変換素子行内での光電変換素子同士のピッチの約 $1/2$ 、行方向にずれており、前記光電変換素子列の各々が奇数行または偶数行の光電変換素子のみを含む多数個の光電変換素子と、

前記複数の光電変換素子列の1列毎に該光電変換素子列に近接して前記半導体基板表面に形成され、複数の区間が区間同士の境界部で向きを変えながら全体として前記光電変換素子列の長手方向に連なった蛇行形状を呈する複数本の電荷転送チャンネルと、

前記複数本の電荷転送チャンネルそれぞれを平面視上横断するようにして前記半導体基板表面上に形成された複数本の転送電極であって、各々が前記複数本の電荷転送チャンネルの数と同じ数の複数の転送路形成部を有し、該複数の転送路形成部それぞれが前記複数本の電荷転送チャンネルそれぞれの上において前記区間の1つを平面視上覆って該区間と共に1つの電荷転送段を構成し、しかも、相隣る2本の転送電極が平面視上離合を繰り返しながら、かつ、前記複数の光電変換素子列の1列おきに該光電変換素子列を構成している前記奇数行または偶数行の光電変換素子の1つを平面視上取り囲んで1つの光電変換素子領域を画定しながら、全体として前記光電変換素子行の長手方向に延びている複数本の転送電極と、

前記多数個の光電変換素子の1個毎に該光電変換素子に隣接して、かつ、前記複数本の電荷転送チャンネルそれぞれにおける前記複数の区間の1つおきに該区間に隣接して、前記半導体基板表面に形成された複数の読み出しゲート領域とを

具備し、

前記複数本の電荷転送チャネルそれぞれにおいて前記読み出しゲート領域が隣接している各箇所でのチャネル幅が、他の箇所でのチャネル幅より狭い固体撮像装置。

【請求項 2】 さらに、前記複数個の読み出しゲート領域それぞれの上に形成され、該読み出しゲート領域を平面視上覆う複数の読み出しゲート電極部を具備し、

前記複数の読み出しゲート電極部のそれぞれが、対応する前記読み出しゲート領域に隣接した前記電荷転送チャネルの 1 区間を平面視上覆う前記転送路形成部の一部からなる請求項 1 に記載の固体撮像装置。

【請求項 3】 前記多数個の光電変換素子それぞれの平面視上の形状、大きさおよび向きが実質的に同じである請求項 1 または請求項 2 に記載の固体撮像装置。

【請求項 4】 前記相隣る 2 本の転送電極によって画定される前記光電変換素子領域の平面視上の形状が、六角形もしくは実質的に六角形である請求項 1 ～請求項 3 のいずれかに記載の固体撮像装置。

【請求項 5】 さらに、前記半導体基板の上方に配置され、前記多数個の光電変換素子の 1 個当たり 1 個の開口部を有する光遮蔽膜を具備した請求項 1 ～請求項 4 のいずれかに記載の固体撮像装置。

【請求項 6】 前記開口部それぞれの平面視上の形状、大きさおよび向きが実質的に同じである請求項 5 に記載の固体撮像装置。

【請求項 7】 前記開口部それぞれの平面視上の形状が、四角形、五角形または六角形である請求項 5 または請求項 6 に記載の固体撮像装置。

【請求項 8】 さらに、前記開口部それぞれの上方に、該開口部を平面視上覆うマイクロレンズが設けられている請求項 5 ～請求項 7 のいずれかに記載の固体撮像装置。

【請求項 9】 さらに、前記開口部の各々と対応する前記マイクロレンズとの間に配置され、前記開口部を平面視上覆う色フィルタを有する請求項 8 に記載の固体撮像装置。

【請求項 1 0】 さらに、2 層電極構造の 2 相駆動型 C C D または 3 層電極構造の 2 相駆動型 C C D からなり、前記光電変換素子の各々が光電変換することによって該光電変換素子に蓄積された信号電荷を前記電荷転送チャンネルを介して受け取り、該信号電荷を所定の方向に転送する出力転送路を有する請求項 1 ～請求項 9 のいずれかに記載の固体撮像装置。

【請求項 1 1】 さらに、前記複数の電荷転送チャンネルそれぞれの一端に接続され、前記出力転送路に前記信号電荷が転送される前に該信号電荷の転送方向を変化させると共に横方向ピッチを一定値に調整する調整部を有する請求項 1 0 に記載の固体撮像装置。

【請求項 1 2】 請求項 1 ～請求項 1 1 のいずれかに記載の固体撮像装置の駆動方法であって、

1 つの垂直ブランキング期間において、所定の光電変換素子行を構成する光電変換素子の各々に蓄積された信号電荷を該光電変換素子に隣接する前記読み出しゲート領域を介して該読み出しゲート領域に隣接する前記電荷転送チャンネルに読み出す信号電荷読み出し工程と、

前記 1 つの垂直ブランキング期間から次の垂直ブランキング期間までの間に、前記電荷転送チャンネルに読み出された前記信号電荷の各々を画像信号に変換して出力する画像信号出力工程とを含む固体撮像装置の駆動方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、エリア・イメージセンサとして利用される固体撮像装置およびその駆動方法に係り、特に、複数の光電変換素子列と複数の垂直転送 C C D とを備えたインターライン転送型の固体撮像装置およびその駆動方法に関する。

【0 0 0 2】

【従来の技術】

C C D（電荷結合素子）の量産技術が確立されて以来、C C D 型の固体撮像装置をエリア・イメージセンサとして利用したビデオカメラ、電子スチルカメラ等が急速に普及している。C C D 型の固体撮像装置は、その構造により何種類かに

分類されるが、その一つに、インターライン転送型の固体撮像装置（以下、この固体撮像装置を「IT-CCD」と略記する。）がある。

【0003】

IT-CCDは、半導体基板の表面に一定のピッチで複数列、複数行に亘って配列された多数個の光電変換素子を有する。各光電変換素子列は複数個の光電変換素子によって構成され、各光電変換素子行も複数個の光電変換素子によって構成される。各光電変換素子は、通常、フォトダイオードによって構成される。

【0004】

p n フォトダイオードからなる多数個の光電変換素子は、例えば半導体基板の所望面側にp型ウェルを形成し、所望形状のn型領域を目的とする光電変換素子の数と同じ数だけ前記のp型ウェル中に形成することによって作製される。このとき、必要に応じて、各n型領域上に p^+ 型領域が形成される。信号電荷は、前記のn型領域のそれぞれに蓄積される。すなわち、前記のn型領域のそれぞれは、信号電荷蓄積領域として機能する。

【0005】

以下、本明細書において「光電変換素子」の用語は、信号電荷蓄積領域のみを指す場合もある。また、本明細書でいう「光電変換素子に近接する」あるいは「光電変換素子に隣接する」とは、「光電変換素子を構成している信号電荷蓄積領域に近接する」こと、あるいは、「光電変換素子を構成している信号電荷蓄積領域に隣接する」ことを意味するものとする。

【0006】

光電変換素子列の1列毎に、当該光電変換素子列に近接して、1本の電荷転送チャンネルが形成される。したがって、IT-CCDは複数本の電荷転送チャンネルを有する。1本の電荷転送チャンネルは、当該電荷転送チャンネルに近接している光電変換素子列における全ての光電変換素子に蓄積された信号電荷を転送するための電荷転送チャンネルとして利用される。

【0007】

電荷転送チャンネルの各々を平面視上横断する複数本の転送電極が、前記の半導体基板表面上に電気絶縁膜を介して形成される。各転送電極と各電荷転送チャネ

ルとの平面視上の交差部それぞれは、1つの電荷転送段として機能する。すなわち、1本の電荷転送チャンネルと前記の複数本の転送電極とによって、1本の垂直転送CCDが形成される。

【0008】

本明細書においては、垂直転送CCDを構成する複数本の転送電極それぞれにおいて上記の電荷転送段を構成する領域を、「転送路形成部」という。

【0009】

インターレース駆動型のIT-CCDにおける個々の垂直転送CCDは、通常、1つの光電変換素子に対して2つの電荷転送段を有する。全画素読み出し型のIT-CCDにおける個々の垂直転送CCDは、通常、1つの光電変換素子に対して3つまたは4つの電荷転送段を有する。そして、1つのIT-CCDは、当該IT-CCDに形成されている前記複数列の光電変換素子列と同じ数の垂直転送CCDを有する。

【0010】

前述した光電変換素子の各々が光電変換することにより、当該光電変換素子に信号電荷が蓄積される。各光電変換素子に蓄積された信号電荷は、それぞれ、対応する電荷転送チャンネルへ所定の時期に読み出される。

【0011】

光電変換素子から電荷転送チャンネルへの信号電荷の読み出しを制御するために、光電変換素子の1個毎に当該光電変換素子に隣接して、読み出しゲート領域が前記の半導体基板表面に形成される。この読み出しゲート領域は、通常、信号電荷に対してポテンシャルバリアを形成するように、光電変換素子および電荷転送チャンネルと逆導電型の領域で構成される。各読み出しゲート領域は、所定の電荷転送チャンネルにおける所定の区域にも隣接する。

【0012】

また、読み出しゲート領域それぞれの上に、読み出しゲート電極部が形成される。読み出しゲート電極部の各々は、通常、垂直転送CCDを構成する所定の転送電極における転送路形成部の一部の領域からなる。読み出しゲート電極に読み出しゲート領域のポテンシャルバリアを消滅させる高い電圧を印加することによ

り、光電変換素子に蓄積された信号電荷を電荷転送チャンネルに読み出すことができる。

【 0 0 1 3 】

各電荷転送チャンネルに読み出された信号電荷は、当該電荷転送チャンネルを含んで構成される各垂直転送CCDによって、出力転送路へ転送される。この出力転送路は、通常、CCDによって形成される（以下、このCCDを「水平転送CCD」ということがある。）。

【 0 0 1 4 】

水平転送CCDからなる出力転送路は、1つの垂直転送CCDに対してN個の電荷転送段を有する。1つの電荷転送段は、通常、1つのポテンシャルバリア部と、1つのポテンシャルウェル部とを有し、前記の「N」は2である。1電荷転送段が均一なポテンシャルを有する場合、前記の「N」は3以上である。

【 0 0 1 5 】

出力転送路は、受け取った信号電荷を前記光電変換素子行の長手方向（以下、この方向を単に「行方向」という。）に順次転送して、出力部に送る。垂直転送CCDと同様に、出力転送路も前記の半導体基板上に形成される。

【 0 0 1 6 】

垂直転送CCDや水平転送CCDは、フォトダイオードと同様に光電変換能を有している。このため、当該垂直転送CCDや水平転送CCDによって無用の光電変換が行われないように、光電変換素子が分布する感光部から水平転送CCDに亘って光遮蔽膜が形成される。光遮蔽膜は、光電変換素子（フォトダイオード）それぞれの上に所定形状の開口部を有する。1個の光電変換素子に対して1個の開口部が形成される。この開口部は、通常、光電変換素子の信号電荷蓄積領域を平面視したときの縁より内側において開口する。

【 0 0 1 7 】

1つの光電変換素子と、当該光電変換素子に隣接して形成された1つの読み出しゲート領域と、当該読み出しゲート領域を平面視上覆う読み出しゲート電極部と、前記1つの光電変換素子に対応する2～4つの電荷転送段（垂直転送CCDにおける2～4つの電荷転送段）とによって、1つの画素が構成される。そして

、個々の光電変換素子の表面のうちで上記の開口部から平面視上露出している部分が、1つの画素における受光部として機能する。

【0018】

したがって、IT-CCDにおいては、光遮蔽膜に形成されている開口部それぞれの平面視上の形状および当該開口部の平面視上の面積によって、個々の画素における受光部の形状および面積が実質的に決まる。

【0019】

ところで、IT-CCDの普及の拡大に伴い、その性能、例えば解像度や感度の更なる向上が求められている。

【0020】

IT-CCDの解像度は、当該IT-CCDにおける画素密度（集積度）に大きく依存する。画素密度（集積度）が高いほど、解像度を高めやすい。一方、IT-CCDの感度は、個々の画素における受光部の面積に大きく依存する。個々の画素における受光部の面積が広いほど、感度を高めやすい。

【0021】

特許第2825702号公報に記載されているIT-CCD（同公報では「固体撮像素子」と称されているが、本明細書では「IT-CCD」と表記する。）は、個々の画素における受光部の面積の低下を抑制しつつ画素密度を向上させることを可能にしたIT-CCDとして知られている。

【0022】

このIT-CCDでは、多数個の光電変換素子が一定のピッチで複数列、複数行に亘って配列されており、1つの光電変換素子列および1つの光電変換素子行は、それぞれ複数個の光電変換素子を含んでいる。偶数列を構成している前記複数個の光電変換素子の各々は、奇数列を構成している前記複数個の光電変換素子に対し、各光電変換素子列内での光電変換素子同士のピッチの約1/2、列方向にずれている。同様に、偶数行を構成する前記複数個の光電変換素子の各々は、奇数行を構成する前記複数個の光電変換素子に対し、各光電変換素子行内での光電変換素子同士のピッチの約1/2、行方向にずれている。光電変換素子列の各々は、奇数行または偶数行の光電変換素子のみを含んでいる。

【0 0 2 3】

各光電変換素子に蓄積された信号電荷を転送するために、複数本の垂直転送CCDが形成されており、各垂直転送CCDは、蛇行しつつ、所定方向に信号電荷を転送する。

【0 0 2 4】

各垂直転送CCDは複数本の転送電極を含んで構成され、これら複数本の転送電極はハニカム状に配設されている。そして、複数本の転送電極をハニカム状に配設することによって生じる六角形の隙間それぞれに、上記の光電変換素子の各々が平面視上位置している。

【0 0 2 5】

上記公報に記載されているIT-CCDでは、多数個の光電変換素子および複数本の転送電極（垂直転送CCD用の複数本の転送電極）をこのように配設することにより、個々の画素における受光部の面積低下を抑制しつつ画素密度を向上させることを可能にしている。

【0 0 2 6】

なお、本明細書においては、上述した多数個の光電変換素子の配置を、以下、「画素ずらし配置」と称する。

【0 0 2 7】

【発明が解決しようとする課題】

IT-CCDにおいては、一般に個々の光電変換素子毎に、当該光電変換素子の上方に1個のマイクロレンズが形成されている。物体からの光は撮像レンズ光学系によって集光された後にマイクロレンズによってさらに集光されて、光電変換素子上に結像する。

【0 0 2 8】

このとき、光電変換素子列の列方向上部においてマイクロレンズに入射する光束の入射角と、列方向下部においてマイクロレンズに入射する光束の入射角とは、上記撮像レンズの光軸を挟んで上下逆になる。そのため、マイクロレンズによって光電変換素子上に形成される像点の位置も、マイクロレンズの光軸を基準に見ると、光電変換素子列の列方向上部と列方向下部とで上下逆になる。

【 0 0 2 9 】

図 1 7 は、マイクロレンズによって光電変換素子上に形成される像点の位置を説明するための断面図である。同図に示した光電変換素子 1 5 1 は、半導体基板 1 5 2 上に形成されており、マイクロレンズ 1 5 3 は焦点調節層 1 5 4 を介して光電変換素子 1 5 1 の上方に形成されている。この図 1 7 においては、図中の左右方向が光電変換素子列の上下方向に相当する。

【 0 0 3 0 】

光電変換素子 1 5 1 が光電変換素子列の列方向上部にあった場合、マイクロレンズ 1 5 3 の光軸 1 5 3 a を光電変換素子列の列中央部側から列方向上部へ向かって斜めに横切る光束 1 5 5 が当該マイクロレンズ 1 5 3 に入射する。この光束 1 5 5 は、マイクロレンズ 1 5 3 の光軸 1 5 3 a よりも上（光電変換素子列の列方向上部側）にずれた点 1 5 5 a において結像する。

【 0 0 3 1 】

一方、光電変換素子 1 5 1 が光電変換素子列の列方向下部にあった場合、マイクロレンズ 1 5 3 の光軸 1 5 3 a を光電変換素子列の列中央部側から列方向下部へ向かって斜めに横切る光束 1 5 6 が当該マイクロレンズ 1 5 3 に入射する。この光束 1 5 6 は、マイクロレンズ 1 5 3 の光軸 1 5 3 a よりも下（光電変換素子列の列方向下部側）にずれた点 1 5 6 b において結像する。

【 0 0 3 2 】

点 1 5 5 a のマイクロレンズ 1 5 3 の光軸 1 5 3 a からの変位量は、マイクロレンズ 1 5 3 の位置が光電変換素子列の列方向中央から離れるに従って大きくなる。点 1 5 6 b のマイクロレンズ 1 5 3 の光軸 1 5 3 a からの変位量についても同様である。

【 0 0 3 3 】

このため、画素が正方格子状に配置されている I T - C C D および画素ずらし配置が行われている I T - C C D のいずれにおいても、下記 (A) ～ (C) の場合には、相隣る 2 つの画素行同士の間で、画素の集光効率や感度に差が生じることがある。

(A) 個々の画素における受光部の形状が異なる場合。

(B) 個々の画素における受光部の形状は同じであるものの、その大きさが異なる場合。

(C) 個々の画素における受光部の形状および大きさは同じであるものの、その向きが異なる場合。

【 0 0 3 4 】

相隣る 2 つの画素行同士の間で、画素の集光効率や感度に差が生じると、例えばカラー撮像用の I T - C C D においては、当該 I T - C C D からの出力信号の色バランスが崩れて再生画像に色シェーディングが生じる。また、白黒撮像用の I T - C C D においては、素地むらが生じて再生画像の画質が低下する。

【 0 0 3 5 】

例えば前述した特許第 2 8 2 5 7 0 2 号公報に記載されている I T - C C D では、複数本の転送電極をハニカム状に配設することによって生じた六角形の隙間の平面視上の向きが、奇数行の隙間と偶数行の隙間とで互いに 1 8 0 ° ずれている。ここで、「奇数行の隙間」および「偶数行の隙間」とは、光電変換素子列の長手方向を列方向とし、光電変換素子行の長手方向を行方向として前記の隙間の配置を行列に見なしたときの「奇数行の隙間」および「偶数行の隙間」を意味する。

【 0 0 3 6 】

このため、当該 I T - C C D においては、個々の画素における受光部の形状および大きさを、上記六角形の隙間をそのまま縮小した相似形にすると、相隣る 2 つの画素行同士の間で、画素の集光効率や感度に差が生じやすくなる。また、個々の画素における受光部の形状、大きさおよび向きを奇数行の画素と偶数行の画素との間で同じにしようとする、当該受光部の面積が上記六角形の隙間より更に狭くなる。すなわち、受光部として使用できない領域が増加する。その結果として、個々の画素における受光部の面積の低下を抑制しつつ画素密度を向上させることが困難になる。

【 0 0 3 7 】

ところで、個々の光電変換素子から対応する電荷転送チャネルへの信号電荷の読み出しは、前述したように、半導体基板に形成された読み出しゲート領域と、

当該読み出しゲート領域上に形成された読み出しゲート電極部とを用いて制御される。そして、読み出しゲート電極部の各々は、通常、垂直転送CCDを構成する所定の転送電極における転送路形成部の一部の領域からなる。

【0038】

従来より、垂直転送CCDの電荷転送チャネルのチャネル幅は、読み出しゲート領域が隣接して形成されている部分も読み出しゲート領域が隣接して形成されていない部分も、実質的に同じ値にされている。

【0039】

このため、読み出しゲート電極部を含んでいる転送路形成部については、読み出しゲート電極部を含まない転送路形成部に比べて、その幅を広くしなければならない。あるいは、全ての転送路形成部の幅が、読み出しゲート電極部を含んでいる転送路形成部の幅と同じ値にされる。

【0040】

転送路形成部の幅を広くすることにより、例えば上記公報に記載されているIT-CCDにおいては、垂直転送CCD用の転送電極をハニカム状に配設したときに生じる六角形の隙間の平面視上の面積が低下する。光電変換素子は、平面視上、前記六角形の隙間に形成されるので、当該六角形の隙間の平面視上の面積が低下するのに伴って、光電変換素子の面積も低下する。

【0041】

勿論、個々の画素における受光部の形状は、前述したように、光遮蔽膜に形成される開口部の平面視上の形状によって決まる。しかしながら、前記の開口部は、通常、光電変換素子を平面視したときの縁より内側に形成される。このため画素における受光部の面積は、通常、当該画素を構成している光電変換素子の面積より狭くなる。

【0042】

したがって、光電変換素子の面積が低下すれば、これに伴って画素の受光部の面積も通常は低下する。

【0043】

本発明の目的は、画素ずらし配置が行われているにも拘わらず、相隣る2つの

画素行同士の間で画素の集光効率や感度に差が生じることを容易に防止することができ、かつ、個々の画素における受光部の面積の低下を抑制しつつ画素密度を向上させやすい I T - C C D およびその駆動方法を提供することにある。

【 0 0 4 4 】

【課題を解決するための手段】

本発明の一観点によれば、半導体基板の表面に一定のピッチで複数列、複数行に亘って配列された多数個の光電変換素子であって、1つの光電変換素子列および1つの光電変換素子行がそれぞれ複数個の光電変換素子によって構成され、奇数列を構成する前記複数個の光電変換素子に対し、偶数列を構成する前記複数個の光電変換素子の各々は各光電変換素子列内での光電変換素子同士のピッチの約 $1/2$ 、列方向にずれており、奇数行を構成する前記複数個の光電変換素子に対し、偶数行を構成する前記複数個の光電変換素子の各々は各光電変換素子行内での光電変換素子同士のピッチの約 $1/2$ 、行方向にずれており、前記光電変換素子列の各々が奇数行または偶数行の光電変換素子のみを含む多数個の光電変換素子と、前記複数の光電変換素子列の1列毎に該光電変換素子列に近接して前記半導体基板表面に形成され、複数の区間が区間同士の境界部で向きを変えながら全体として前記光電変換素子列の長手方向に連なった蛇行形状を呈する複数本の電荷転送チャンネルと、前記複数本の電荷転送チャンネルそれぞれを平面視上横断するようにして前記半導体基板表面上に形成された複数本の転送電極であって、各々が前記複数本の電荷転送チャンネルの数と同じ数の複数個の転送路形成部を有し、該複数個の転送路形成部それぞれが前記複数本の電荷転送チャンネルそれぞれの上において前記区間の1つを平面視上覆って該区間と共に1つの電荷転送段を構成し、しかも、相隣る2本の転送電極が平面視上離合を繰り返しながら、かつ、前記複数の光電変換素子列の1列おきに該光電変換素子列を構成している前記奇数行または偶数行の光電変換素子の1つを平面視上取り囲んで1つの光電変換素子領域を画定しながら、全体として前記光電変換素子行の長手方向に延びている複数本の転送電極と、前記多数個の光電変換素子の1個毎に該光電変換素子に隣接して、かつ、前記複数本の電荷転送チャンネルそれぞれにおける前記複数の区間の1つおきに該区間に隣接して、前記半導体基板表面に形成された複数個の読み出

しゲート領域とを具備し、前記複数本の電荷転送チャネルそれぞれにおいて前記読み出しゲート領域が隣接している各箇所でのチャネル幅が、他の箇所でのチャネル幅より狭い固体撮像装置が提供される。

【0045】

また、本発明の他の観点によれば、上記の固体撮像装置の駆動方法であって、1つの垂直ブランキング期間において、所定の光電変換素子行を構成する光電変換素子の各々に蓄積された信号電荷を該光電変換素子に隣接する前記読み出しゲート領域を介して該読み出しゲート領域に隣接する電荷転送チャネルに読み出す信号電荷読み出し工程と、前記1つの垂直ブランキング期間から次の垂直ブランキング期間までの間に、前記電荷転送チャネルに読み出された前記信号電荷の各々を画像信号に変換して出力する画像信号出力工程とを含む固体撮像装置の駆動方法が提供される。

【0046】

上述した固体撮像装置では、電荷転送チャネルにおいて読み出しゲート領域が隣接している箇所でのチャネル幅が他の箇所でのチャネル幅より狭くなっている。このため、読み出しゲート電極部を含んでいる転送路形成部を形成するにあたって、当該転送路形成部の幅を他の転送路形成部の幅より別段広くしなくても、所望の読み出しゲート領域を半導体基板に形成することができる。

【0047】

その結果として、光電変換素子の表面のうちで画素の受光部として使用できない領域が前記読み出しゲート領域の形成に伴って増加することを容易に抑制できる。同時に、相隣る2つの画素行同士の間で画素の受光部の形状、大きさおよび向きを同じにすることも容易になる。

【0048】

したがって、上記の固体撮像装置は、画素ずらし配置が行われているにも拘わらず、相隣る2つの画素行同士の間で画素の集光効率や感度に差が生じることを防止しやすく、かつ、個々の画素における受光部の面積の低下を抑制しつつ画素密度を向上させやすい固体撮像装置である。

【0049】

なお、上記の固体撮像装置においては、個々の電荷転送チャンネルが有している複数の区間の1つおきに、当該区間に隣接して読み出しゲート領域が形成されている。すなわち、個々の電荷転送チャンネルにおいてチャンネル幅が狭くなっている領域は、1電荷転送段おきに形成されている。このため、電荷転送チャンネルのチャンネル幅が狭くなっている電荷転送段は、1電荷転送段分の信号電荷を短時間蓄積し、かつ、当該信号電荷を次の電荷転送段に転送できればよい。

【0050】

電荷転送チャンネルと読み出しゲート領域とが上記のように形成されていれば、読み出しゲート領域が隣接していない部分でのチャンネル幅を従来と同じに保ったままでも、従来と同程度の転送効率を得ることが可能である。

【0051】

例えば、電荷転送チャンネルのチャンネル幅を狭くすることによって狭チャンネル効果が発現し、転送効率が低下することがある。しかしながら、狭チャンネル効果の発現による転送効率の低下は、いわゆるフリンジ電界を発生させることによって、抑制することができる。

【0052】

上記のフリンジ電界は、例えば、転送電極における転送路形成部と読み出しゲート領域との関係を下記(1)～(3)を満たす関係とすることにより、発生させることができる。

(1) 転送電極における転送路形成部の平面視上の大きさを、読み出しゲート領域を覆い得る大きさとする。

(2) 電荷転送チャンネルのチャンネル幅が狭くなっていない電荷転送段を構成する転送路形成部における下流側（出力転送路側を意味する。以下同じ。）の縁部が、当該電荷転送段の直ぐ下流側に形成されている読み出しゲート領域における上流側（平面視上、出力転送路とは反対の側を意味する。以下同じ。）の縁部と平面視上接する。

(3) 電荷転送チャンネルのチャンネル幅が狭くなっていない電荷転送段を構成する転送路形成部における上流側の縁部が、当該電荷転送段の直ぐ上流側に形成されている読み出しゲート領域における下流側の縁部と平面視上接する。

【0053】

ただし、読み出しゲート領域が隣接している部分でのチャネル幅をあまりに狭くすると、たとえ上記(1)～(3)の関係を満たしたとしても、当該電荷転送段に1電荷転送段分の信号電荷を蓄積させることが困難になる。読み出しゲート領域が隣接している部分のチャネル幅は、読み出しゲート領域が隣接していない部分でのチャネル幅の概ね50～95%とすることが好ましく、概ね60～80%とすることが特に好ましい。

【0054】

【発明の実施の形態】

以下、図面を参照して本発明の実施例を詳細に説明する。図1は、第1の実施例のIT-CCD100を概略的に示す平面図である。ただし、同図は、多数個の画素が画素ずらし配置されているインターレース駆動型のIT-CCDの略図である。

【0055】

図示の構成においては、簡略化された計32個の光電変換素子22が8行×8列に亘って画素ずらし配置されている。奇数番目の光電変換素子列20は奇数行の光電変換素子22のみを含み、偶数番目の光電変換素子列20は偶数行の光電変換素子22のみを含む。

【0056】

実際のIT-CCDでは、画素数が数10万～数100万に達する。このような構成においても、奇数番目の光電変換素子列20が奇数行の光電変換素子22のみを含み、偶数番目の光電変換素子列20が偶数行の光電変換素子22のみを含むようにして画素ずらし配置される。また、図中の左端から数えて第1番目の光電変換素子列20を省略すると、奇数番目の光電変換素子列20が偶数行の光電変換素子22のみを含み、偶数番目の光電変換素子列20が奇数行の光電変換素子22のみを含むようになる。

【0057】

図示のIT-CCD100は、半導体基板1の表面に設定された感光部10と、当該感光部10の外側に形成された調整部60と、当該調整部60の外側に形

成された出力転送路 7 0 と、当該出力転送路 7 0 の一端に接続された出力部 8 0 とを具備している。

【 0 0 5 8 】

8 つの光電変換素子列 2 0 と、8 つの光電変換素子行 2 1 と、8 本の垂直転送 CCD 3 0 と、3 2 個の読み出しゲート領域 4 0 とが、感光部 1 0 における半導体基板 1 の表面に形成されている。

【 0 0 5 9 】

個々の光電変換素子列 2 0 は、p 型ウェル内の n 型領域で構成された 4 つの光電変換素子 2 2 によって構成され、個々の光電変換素子行 2 1 も、4 つの光電変換素子 2 2 によって構成されている。

【 0 0 6 0 】

個々の垂直転送 CCD 3 0 は、半導体基板 1 の表面に形成された p 型ウェル内の n 型領域で構成された 1 本の電荷転送チャネル（図 1 においては図示せず。）と、当該電荷転送チャネルを平面視上横断するようにして半導体基板 1 上に電気絶縁膜（図 1 においては図示せず。）を介して形成された 5 本の転送電極 3 2 と、前記の電荷転送チャネルを平面視上横断するようにして半導体基板 1 上に電気絶縁膜（図 1 においては図示せず。）を介して形成された 4 本の転送電極 3 3 とを含んで構成されている。転送電極 3 2 は、例えば第 1 ポリシリコン層によって構成される。転送電極 3 3 は、例えば第 2 ポリシリコン層によって構成される。これらの転送電極 3 2、3 3 は、交互に形成されている。

【 0 0 6 1 】

読み出しゲート領域 4 0 のそれぞれは、所定の光電変換素子 2 2 と、対応する垂直転送 CCD 3 0 を構成している上記の電荷転送チャネルにおける所定の区間との両方に隣接している。なお、図 1 においては、読み出しゲート領域 4 0 を判りやすくするために、当該読み出しゲート領域 4 0 にハッチングを付してある。

【 0 0 6 2 】

調整部 6 0 は、各垂直転送 CCD 3 0 を構成している上記の電荷転送チャネルそれぞれの一端に接続して形成された計 1 2 個の電荷転送段からなる。個々の電荷転送段は、前記の電荷転送チャネルに続く調整部用電荷転送チャネル（図示せ

ず。)と、当該調整部用電荷転送チャネルを平面視上横断するようにして半導体基板 1 上に形成された 3 本の転送電極 6 1、6 2、6 3 のいずれかとを含んで構成されている。各調整部用電荷転送チャネルと転送電極 6 1、6 2、6 3 との平面視上の交差部それぞれに、1 つの電荷転送段が形成される。

【0063】

転送電極 6 1 は、調整部用電荷転送チャネルの各々と平面視上交差する箇所それぞれに転送路形成部 6 1 T を有しており、これらの転送路形成部 6 1 T は接続部 6 1 C を介して互いに繋がっている。転送電極 6 2 は、調整部用電荷転送チャネルの各々と平面視上交差する箇所それぞれに転送路形成部 6 2 T を有しており、これらの転送路形成部 6 2 T は接続部 6 2 C を介して互いに繋がっている。転送電極 6 3 は、調整部用電荷転送チャネルの各々と平面視上交差する箇所それぞれに転送路形成部 6 3 T を有しており、これらの転送路形成部 6 3 T は接続部 6 3 C を介して互いに繋がっている。後述するように、感光部 1 0 に形成されている転送電極 3 2、3 3 も同様である。

【0064】

調整部用電荷転送チャネルの各々は、当該調整部用電荷転送チャネルと平面視上交差している転送路形成部 6 1 T、6 2 T、6 3 T それぞれを平面視上縦断する方向に延びている。

【0065】

なお、図 1 においては、調整部 6 0 に最も近い転送電極 3 2、転送電極 6 1、転送電極 6 2 および転送電極 6 3 を区別しやすくするために、これらを離隔して描いてある。しかしながら、実際には、調整部 6 0 に最も近い転送電極 3 2 と転送電極 6 1 とは、少なくとも転送路形成部 3 2 T における下流側（出力転送路 7 0 側）の縁部と転送路形成部 6 2 T における上流側（感光部 1 0 側）の縁部とで平面視上互いに重なる。転送電極 6 1 と転送電極 6 2、および、転送電極 6 2 と転送電極 6 3 においても同様である。これらの転送電極は、電気絶縁膜によって互いに絶縁されている。

【0066】

調整部 6 0 は、各垂直転送 CCD 3 0 によって転送されてきた信号電荷の転送

方向を変化させると共に、電荷転送路の横方向（行方向）ピッチを一定値に調整する。

【0067】

出力転送路70は、垂直転送CCD30の各々から調整部60を介して送られてきた信号電荷を受け取り、当該信号電荷を行方向に順次転送して、出力部80に送る。

【0068】

出力部80は、出力転送路70から送られてきた信号電荷をフローティング容量（図示せず。）によって信号電圧に変換し、当該信号電圧をソースホロウ回路（図示せず。）等を利用して増幅する。検出（変換）された後の電荷は、図示を省略したりセットトランジスタを介して電源（図示せず。）に吸収される。

【0069】

各転送電極32、各転送電極33および転送電極61、62、63に所定の駆動パルスを供給するために、4つのパルス供給用端子85a、85b、85c、85dが感光部10の外側に配設されている。

【0070】

個々のパルス供給用端子85a、85b、85c、85dは、感光部10の上端側（出力転送路70から最も遠い側）から調整部60の下端側（出力転送路70側）にかけて形成されている転送電極32、33、61、62、63に3つおきに電氣的に接続され、4相駆動パルスを供給する。

【0071】

また、出力転送路70に所定の駆動パルスを供給するための2つのパルス供給用端子88a、88bが、感光部10の外側に配設されている。

【0072】

なお、図1中の符号51は、後述する光遮蔽膜50に形成される開口部を示している。

【0073】

以下、p型ウェルを備えたn型シリコン基板からなる半導体基板1を用いた場合を例にとり、図2、図3（a）、図3（b）、図4、図5、図6（a）および

図 6 (b) を用いて感光部 1 0 の構造について説明するが、本発明は下記の例に限定されるものではない。

【 0 0 7 4 】

図 2 は、図 1 に示した感光部 1 0 の一部を拡大して示す平面図である。また、図 3 (a) は、図 2 に示した電荷転送チャネル 3 1 a を概略的に示す平面図であり、図 3 (b) は、図 2 に示した電荷転送チャネル 3 1 b を概略的に示す平面図である。図 4 は転送電極 3 2 の 1 本を概略的に示す平面図であり、図 5 は転送電極 3 3 の 1 本を概略的に示す平面図である。図 6 (a) は図 2 に示した A - A 線断面の概略図であり、図 6 (b) は図 2 に示した B - B 線断面の概略図である。

【 0 0 7 5 】

図 2 に示したように、感光部 1 0 に形成されている光電変換素子列 2 0 の各々においては、所定個の光電変換素子 2 2 (信号電荷蓄積領域) が所定方向 D_V (図 2 中に矢印で示す。) に一定のピッチ P_1 で形成されている。また、光電変換素子行 2 1 の各々においては、所定個の光電変換素子 2 2 (信号電荷蓄積領域) が所定方向 D_H (図 2 中に矢印で示す。) に一定のピッチ P_2 で形成されている。

【 0 0 7 6 】

偶数番目の光電変換素子列 2 0 を構成する光電変換素子 2 2 (信号電荷蓄積領域) の各々は、奇数番目の光電変換素子列 2 0 を構成する所定個の光電変換素子 2 2 (信号電荷蓄積領域) に対し、前記ピッチ P_1 の約 $1/2$ 、列方向 (方向 D_V) にずれている (図 2 参照)。同様に、偶数番目の光電変換素子行 2 1 を構成する光電変換素子 2 2 (信号電荷蓄積領域) の各々は、奇数番目の光電変換素子行 2 1 を構成する所定個の光電変換素子 2 2 (信号電荷蓄積領域) に対し、前記ピッチ P_2 の約 $1/2$ 、行方向 (方向 D_H) にずれている (図 2 参照)。

【 0 0 7 7 】

ここで、本明細書でいう「ピッチ P_1 の約 $1/2$ 」とは、 $P_1/2$ を含む他に、製造誤差、設計上もしくはマスク製作上起きる画素位置の丸め誤差等の要因によって $P_1/2$ からはずれてはいるものの、得られる IT-CCD の性能およびその画像の画質からみて実質的に $P_1/2$ と同等とみなすことができる値をも含

むものとする。本明細書でいう「ピッチ P_2 の約 $1/2$ 」についても同様である。

【0078】

光電変換素子 22 それぞれの平面視上の形状は実質的に六角形であり、個々の光電変換素子 22 の平面視上の大きさは、実質的に同一である。

【0079】

2種類の電荷転送チャネル 31a、31b が、方向 D_H に交互に 4本ずつ形成されている（図2参照）。電荷転送チャネル 31a と 31b とは、平面視上の形状が互いにほぼ線対称になっている。右端（図1中での右端）の光電変換素子列 20を除き、1つの光電変換素子列 20が、相隣る2本の電荷転送チャネル 31a、31bの間に形成されている。

【0080】

図2、図3（a）および図3（b）に示したように、個々の電荷転送チャネル 31a、31bは、複数の区間が区間同士の境界部で向きを変えながら全体として方向 D_V に連なった蛇行形状を呈する。電荷転送チャネル 31a と電荷転送チャネル 31b とは、同じ数の区間を有している。電荷転送チャネル 31a および 31b のいずれにおいても、チャネル幅が狭くなっている領域が1区間おきに形成されている。チャネル幅が狭くなっている領域は、電荷転送チャネル 31a および 31b のいずれにおいても、感光部 10の上端側（出力転送路 70から最も遠い側）から数えて同じ順位の区間内に形成されている。チャネル幅が狭くなっている領域の各々には、読み出しゲート領域 40が隣接配置されている。読み出しゲート領域 40の各々は、所定の光電変換素子 22とも隣接している。

【0081】

なお、図3（a）および図3（b）中の符号 R_1 、 R_2 、 R_3 、…… R_6 は、それぞれ、電荷転送チャネル 31a、31bにおける1つの区間を指している。

【0082】

2種類の転送電極 32、33は、それぞれ、各電荷転送チャネル 31a、31bを平面視上横断するようにして、形成されている（図2参照）。個々の転送電極 32、33は、電荷転送チャネル 31a、31bの総数と同じ数の転送路形成

部 3 2 T、3 3 T を有している。

【 0 0 8 3 】

転送電極 3 2 においては、各転送路形成部 3 2 T が接続部 3 2 C を介して前記の方向 D_H に繋がっている（図 4 参照）。1 つの接続部 3 2 C を介して相隣る 2 つの転送路形成部 3 2 T、3 2 T は、互いに面対称になっている。転送路形成部 3 2 T の各々は、電荷転送チャネル 3 1 a または 3 1 b においてチャネル幅が狭くなっていない区間の 1 つを平面視上覆って、当該区間と共に 1 つの電荷転送段を構成する。

【 0 0 8 4 】

転送電極 3 3 においては、各転送路形成部 3 3 T が接続部 3 3 C を介して前記の方向 D_H に繋がっている（図 5 参照）。1 つの接続部 3 3 C を介して相隣る 2 つの転送路形成部 3 3 T、3 3 T は、互いに面対称になっている。転送路形成部 3 3 T の各々は、電荷転送チャネル 3 1 a または 3 1 b においてチャネル幅が狭くなっている区間の 1 つを平面視上覆って、当該区間と共に 1 つの電荷転送段を構成する。

【 0 0 8 5 】

また、転送路形成部 3 3 T の各々は、それぞれ別個に、1 つの読み出しゲート領域 4 0 をも平面視上覆う。当該転送路形成部 3 3 T において読み出しゲート領域 4 0 を平面視上覆う部分は、光電変換素子 2 2 から信号電荷を読み出すための読み出しゲート電極部 3 3 G として機能する（図 5 参照）。

【 0 0 8 6 】

転送路形成部 3 2 T を含んで構成される電荷転送段と転送路形成部 3 3 T を含んで構成される電荷転送段とは交互に連なって、1 本の垂直転送 CCD 3 0 を形成する（図 2 参照）。各垂直転送 CCD 3 0 における電荷転送段の各々は、電荷転送段同士の境界部で向きを変えつつ連なって、全体としては前記の方向 D_V に延びている（図 2 参照）。

【 0 0 8 7 】

相隣る 2 本の転送電極 3 2、3 3 は、ある 1 つの光電変換素子列 2 0 を横切るときには、接続部 3 2 C、3 3 C において重なる。また、前記の光電変換素子列

20の隣の光電変換素子列20を横切るときには互いに離隔して、当該光電変換素子列20を構成している光電変換素子22の1つを平面視上取り囲む。相隣る2本の転送電極32、33は、上記の離合を繰り返しながら、全体として前記の方向 D_H に延びている（図2参照）。

【0088】

図1の構成において、相隣る2本の転送電極が、感光部10の上端側からみて転送電極32と転送電極33とであった場合、当該相隣る2本の転送電極32、33は、奇数行の光電変換素子22の各々を平面視上取り囲む。一方、相隣る2本の転送電極が、感光部10の上端側からみて転送電極33と転送電極32とであった場合、当該相隣る2本の転送電極33、32は、偶数行の光電変換素子22の各々を平面視上取り囲む。

【0089】

これら相隣る2本の転送電極32、33同士は、互いに離隔している箇所それぞれにおいて、光電変換素子22の1つを平面視上取り囲んで、ここに六角形もしくは実質的に六角形の光電変換素子領域を1つ画定している。これらの光電変換素子領域の形状、大きさおよび向きは、実質的に同じである。すなわち、各転送電極32、33は、ハニカム状に形成されている（図2参照）。

【0090】

上記光電変換素子領域の各々は、1つの接続部32Cと当該接続部32Cを介して相隣る2つの転送路形成部32T、32T、ならびに、1つの接続部33Cと当該接続部33Cを介して相隣る2つの転送路形成部33T、33Tによって、平面視上、画定される。

【0091】

なお、図1においては、転送電極32と転送電極33とを区別しやすくするために、当該転送電極32、33を互いに離隔して描いている。しかしながら、これらの転送電極32、33は、図2に示したように、接続部32C、33C、および転送路形成部32T、33Tにおいて重なっている。

【0092】

また、感光部10における左端（図1中での左端）の光電変換素子列20の左

側に垂直転送 CCD 3 0 を設けない場合、当該左端の光電変換素子列 2 0 を構成している各光電変換素子 2 2 については、相隣る 2 本の転送電極 3 2、3 3 同士によって平面視上取り囲まれていなくてもよい。すなわち、左端の光電変換素子列 2 0 を構成している各光電変換素子 2 2 を平面視上取り囲むうえで必要となる左端の転送路形成部 3 2 T および 3 3 T をそれぞれ省略することができる。さらには、左端の接続部 3 2 C および 3 3 C をも省略することができる。感光部 1 0 における右端の光電変換素子列 2 0 の右側に垂直転送 CCD 3 0 を設けない場合についても、同様である（図 1 参照）。

【0093】

図 6 (a) および図 6 (b) に示すように、上述した光電変換素子 2 2 は、例えば半導体基板 1 の一表面側に形成された p 型ウェル 2 中の所定領域と、当該所定領域の上に設けられた n 型領域 3 と、n 型領域 3 上に設けられた埋込み用 p^+ 型層 4 とによって構成された埋込型のフォトダイオードからなる。n 型領域 3 は、信号電荷蓄積領域として機能する。電気絶縁膜（シリコン酸化膜）5 が、 p^+ 型層 4 上に形成されている。前記の方向 D_V に沿って相隣る 2 つの光電変換素子 2 2、2 2 は、例えば p^+ 型層からなるチャネルストップ領域 2 5（図 6 (a) 参照）によって分離されている。

【0094】

電荷転送チャネル 3 1 a、3 1 b は、例えば、半導体基板 1 の一表面側に形成された p 型ウェル 2 の所定箇所に n 型領域を形成することによって得られる。電荷転送チャネル 3 1 a、3 1 b と光電変換素子 2 2 とは、読み出しゲート領域 4 0 が形成される部分を除いて、例えば p^+ 型層からなるチャネルストップ領域 3 5（図 6 (b) 参照）によって分離されている。

【0095】

転送電極 3 2 は、例えば、電気絶縁膜（シリコン酸化膜）5 を介して半導体基板 1 上に形成されたポリシリコン層からなる。各転送電極 3 2 は、シリコン酸化膜等からなる電気絶縁層によって覆われている。

【0096】

転送電極 3 3 も、例えばポリシリコン層からなる。各転送電極 3 3 は、後述す

るように、電気絶縁層によって覆われている。図 6 (a) および図 6 (b) においては、図面を見やすくするために、転送電極 3 2、3 3 を覆っている電気絶縁層を 1 つの電気絶縁層 3 4 で表している。

【0097】

個々の読み出しゲート領域 4 0 (図 6 (b) 参照) は、例えば、半導体基板 1 の一表面側に形成されている p 型ウェル 2 の所定箇所からなる。読み出しゲート電極部 3 3 G は、電気絶縁膜 (シリコン酸化膜) 5 を介して、読み出しゲート領域 4 0 の上に形成されている。

【0098】

なお、図 6 (a) および図 6 (b) 中の符号 5 0 は、後述する光遮蔽膜を示している。また、図 1、図 2、図 6 (a) および図 6 (b) 中の符号 5 1 は、光遮蔽膜 5 0 に形成される開口部を示している。

【0099】

上述した感光部 1 0 を有する I T - C C D 1 0 0 においては、(a) 1 つの光電変換素子 2 2、(b) この光電変換素子 2 2 に近接して図 2 中での左側に形成されている垂直転送 C C D 3 0 における 2 つの電荷転送段、すなわち、転送路形成部 3 2 T を含んで構成される電荷転送段と転送路形成部 3 3 T を含んで構成される電荷転送段、および、(c) 転送路形成部 3 3 T を含んで構成される前記の電荷転送段と光電変換素子 2 2 との間に形成されている読み出しゲート領域 4 0、によって、1 つの画素が構成される。

【0100】

前述したように、I T - C C D においては、各垂直転送 C C D 3 0 によって無用の光電変換が行われるのを防止するために、感光部 1 0 から出力転送路 7 0 に亘る領域を平面視上覆う光遮蔽膜が形成される。

【0101】

図 6 (a) および図 6 (b) に示すように、光遮蔽膜 5 0 は、感光部 1 0 上においては、光電変換素子 2 2 それぞれの上に所定形状の開口部 5 1 を有する。1 個の光電変換素子 2 2 に対して 1 個の開口部 5 1 が形成される。各開口部 5 1 は、平面視上、光電変換素子 2 2 における信号電荷蓄積領域 (n 型領域 3) の平面

視上の縁より内側において開口している。1つの光電変換素子 2 2 のうちで上記の開口部 5 1 から平面視上露出している部分が、個々の画素における受光部（以下、この受光部を「受光部 5 1」ということがある。）として機能する。

【0 1 0 2】

上記の光遮蔽膜 5 0 は、例えばアルミニウム、クロム、タングステン、チタンまたはモリブデンからなる金属薄膜や、これらの金属の 2 種以上からなる合金薄膜、あるいは、前記の金属同士または前記の金属と前記の合金とを組み合わせた多層金属薄膜等によって形成される。

【0 1 0 3】

開口部（受光部）5 1 のそれぞれは、平面視上、前記の方向 D_v および前記の方向 D_H のいずれについても線対称な六角形を呈する。そして、これらの開口部（受光部）5 1 の形状、大きさおよび向きは、実質的に同じである。

【0 1 0 4】

開口部（受光部）5 1 から光電変換素子 2 2 に入射した光は、当該光電変換素子 2 2 によって光電変換されて信号電荷となる。この信号電荷は、光電変換素子 2 2 の信号電荷蓄積領域である n 型領域 3 から当該光電変換素子 2 2 に隣接する読み出しゲート領域 4 0 を介して垂直転送 CCD 3 0 に読み出される。このとき、所定のフィールドシフトパルスが転送電極 3 3（読み出しゲート電極部 3 3 G）に印加される。

【0 1 0 5】

垂直転送 CCD 3 0 に読み出された信号電荷は、当該垂直転送 CCD 3 0 内の電荷転送段を順々に転送されて、やがて、調整部 6 0 を介して出力転送路 7 0 に達する（図 1 参照）。

【0 1 0 6】

図 7 は、出力転送路 7 0 の一例を概略的に示す断面図である。同図に示した出力転送路 7 0 は、2 層ポリシリコン電極構造の 2 相駆動型 CCD からなる。図 7 に示した構成部分のうち、図 6 に示した構成部分と同じものについては、図 6 で用いた符号と同じ符号を付し、その説明を省略する。

【0 1 0 7】

図 7 に示した出力転送路（水平転送 CCD）70 は、半導体基板 1 に形成された 1 本の電荷転送チャネル 71 と、電気絶縁膜（シリコン酸化膜）5 を介して半導体基板 1 上に形成された複数本の転送電極 72、73 と、これらの転送電極 72、73 上に形成された電気絶縁膜 74 と、この電気絶縁膜 74 上に形成された光遮蔽膜 50 とを有している。

【0108】

電荷転送チャネル 71 は、半導体基板 1 の一表面側に形成された p 型ウェル 2 の所定箇所に n 型不純物を高濃度を含む n^+ 型領域 71a と n 型不純物を低濃度を含む n 型領域 71b とを交互に所定数形成することによって作製されている。この電荷転送チャネル 71 は、前記の方向 D_H に延びている。

【0109】

転送電極 72 の各々は、ポリシリコン層からなる。これらの転送電極 72 の表面には、シリコン酸化膜 75 が設けられている。各転送電極 72 は、 n^+ 型領域 71a それぞれの上に形成されている。また、転送電極 73 の各々も、ポリシリコン層からなる。これらの転送電極 73 は、n 型領域 71b それぞれの上に形成されている。

【0110】

各転送電極 72、73 は、電荷転送チャネル 71 を横断するようにして形成されている。転送電極 73 それぞれにおける転送電極 72 側の縁部は、転送電極 72 上に覆い被さっている。すなわち、転送電極 72、73 は、いわゆる重ね合わせ転送電極構造となっている。

【0111】

n^+ 型領域 71a の 1 つと、当該 n^+ 型領域 71a 上に電気絶縁膜（シリコン酸化膜）5 を介して形成されている 1 本の転送電極 72 とによって、1 つのポテンシャルウェル領域が構成される。同様に、n 型領域 71b の 1 つと、当該 n 型領域 71b 上に電気絶縁膜（シリコン酸化膜）5 を介して形成されている 1 本の転送電極 73 とによって、1 つのポテンシャルバリア領域が構成される。

【0112】

1 つのポテンシャルバリア領域を構成する転送電極 73 と、前記のポテンシ

ルバリアの直ぐ下流側（出力部 8 0 側を意味する。）に形成されている 1 つのポテンシャルウェル領域を構成する転送電極 7 2 との両方に所定レベルの電圧を同時に印加することによって、1 つの電荷転送段が構成される。

【0 1 1 3】

出力転送路 7 0 においては、1 本の垂直転送 CCD 3 0 に対して 2 つの電荷転送段が備えられている。したがって、出力転送路 7 0 では、当該出力転送路 7 0 における 1 つの電荷転送段おきに、1 本の垂直転送 CCD 3 0 が調整部 6 0 を介して接続されている。

【0 1 1 4】

垂直転送 CCD 3 0 から調整部 6 0 を介して転送されてきた信号電荷は、出力転送路 7 0 における上記のポテンシャルウェル領域において、当該出力転送路 7 0 に受け取られる。

【0 1 1 5】

電気絶縁膜 7 4 は、転送電極 7 2、7 3 を保護し、光遮蔽膜 5 0 を電氣的に絶縁する。当該電気絶縁膜 7 4 は、例えば、シリコン酸化膜、シリコン酸化膜とシリコン窒化膜との 2 層膜、シリコン酸化膜とシリコン窒化膜とシリコン酸化膜との 3 層膜等によって形成される。

【0 1 1 6】

光遮蔽膜 5 0 は、出力転送路 7 0 等において無用の光電変換が行われないう、当該出力転送路 7 0 等への光の入射を防止する。

【0 1 1 7】

出力転送路 7 0 内を順次転送されてきた信号電荷は、やがて出力部 8 0（図 1 参照）に転送され、当該出力部 8 0 において信号電圧に変換されると共に増幅される。増幅された信号電圧は、所定の回路に出力される。

【0 1 1 8】

以上説明した IT-CCD 1 0 0 においては、読み出しゲート領域 4 0 に隣接している箇所での電荷転送チャネル 3 1 a または 3 1 b のチャンネル幅が他の箇所でのチャンネル幅より狭くなっている（図 3 参照）。このため、当該 IT-CCD 1 0 0 は、下記の利点を有する。

【0 1 1 9】

すなわち、転送電極 3 3 における転送路形成部 3 3 T の幅を転送電極 3 2 における転送路形成部 3 2 T の幅より広げなくても、当該転送路形成部 3 3 T に垂直転送 CCD 3 0 用の転送路形成部としての領域と、読み出しゲート電極部 3 3 G としての領域を確保することができる。その結果として、相隣る 2 本の転送電極 3 2、3 3 同士によって各光電変換素子列 2 0 の 1 列おきに画定される前述の光電変換素子領域の大きさを、容易に大きくすることができる。これに伴って、相隣る 2 つの画素行同士の間で画素の開口部（受光部）5 1 の形状、大きさおよび向きを同じに保ちつつ、当該開口部（受光部）5 1 の面積をより広くすることが容易になる。

【0 1 2 0】

したがって、IT-CCD 1 0 0 においては、画素ずらし配置が行われているにも拘わらず、相隣る 2 つの画素行同士の間で画素の集光効率や感度に差が生じることを容易に防止することができる。また、個々の開口部（受光部）5 1 の面積の低下を抑制しつつ画素密度を容易に向上させることができる。

【0 1 2 1】

前述したように、垂直転送 CCD 3 0 の各々においては、電荷転送チャンネル 3 1 a または 3 1 b のチャンネル幅が狭くなっている電荷転送段と前記チャンネル幅が狭くなっていない電荷転送段とが、交互に形成されている。すなわち、1 本の電荷転送チャンネル 3 1 a または 3 1 b に沿って相隣る 2 つの読み出しゲート領域 4 0、4 0 同士の間には、チャンネル幅が狭くなっていない電荷転送段が 1 つ介在している。

【0 1 2 2】

このため、読み出しゲート領域 4 0 が隣接している部分でのチャンネル幅を図 3 に示したように狭くしたことによって生じる不利益は、小さく抑えられる。電荷転送チャンネル 3 1 a または 3 1 b のチャンネル幅が狭くなっている電荷転送段は、1 電荷転送段分の信号電荷を短時間蓄積し、かつ、当該信号電荷を次の電荷転送段に転送できればよい。この電荷転送段におけるチャンネル幅は、読み出しゲート領域 4 0 が隣接していない部分でのチャンネル幅の概ね 5 0 ~ 9 5 % とすることが

好ましく、概ね60～80%とすることが特に好ましい。

【0123】

図1に示したIT-CCD100を駆動させるためには、各転送電極32、各転送電極33、および転送電極61、62、63、ならびに出力転送路70に所定の駆動パルスを供給するための駆動パルス供給手段が用いられる。

【0124】

以下、IT-CCD100の駆動方法の一例を説明する。以下の例は、1フレームを第1フィールドと第2フィールドの計2つのフィールドに分けてインターレース駆動する際の一例である。

【0125】

図8に示すように、IT-CCD100を駆動させる際の駆動パルス供給手段105は、例えば、同期信号発生器101、タイミング発生器102、垂直駆動回路103および水平駆動回路104を含んで構成される。

【0126】

同期信号発生器101は、垂直同期パルス、水平同期パルス等、信号処理に必要な各種のパルスを作る。タイミング発生器102は、垂直転送CCD30の駆動に必要な4相の垂直パルス信号、光電変換素子22からの信号電荷の読み出しに必要なフィールドシフトパルス、出力転送路70の駆動に必要な2相の水平パルス信号等のためのタイミング信号を作る。

【0127】

垂直駆動回路103は、上記のタイミング信号に基づいて垂直パルス信号を発生し、パルス供給用端子85a、85b、85c、85dを介して、所定の転送電極32、33、61、62または63に印加する。水平駆動回路104は、上記のタイミング信号に基づいて水平パルス信号を発生し、パルス供給用端子88a、88bを介して出力転送路70に印加する。

【0128】

以下、パルス供給用端子85aに印加される垂直パルス信号を V_a 、パルス供給用端子85bに印加される垂直パルス信号を V_b 、パルス供給用端子85cに印加される垂直パルス信号を V_c 、パルス供給用端子85dに印加される垂直パ

ルス信号を V_d と表記する。また、パルス供給用端子 88a に加えられる水平パルス信号を H_a と表記し、パルス供給用端子 88b に加えられる水平パルス信号を H_b と表記する。 H_a の位相と H_b の位相とは、互いに π ずれている。

【0129】

ブランキングパルスによって規定される第1の垂直ブランキング期間の適当な時期に、低レベルの垂直パルス V_L がパルス供給用端子 85a、85b に印加されると共に、高レベルの垂直パルス V_H がパルス供給用端子 85c、85d に印加される。そして、これらの垂直パルス V_L 、 V_H が印加されているときに、さらに高レベルのフィールドシフトパルス V_R がパルス供給用端子 85c に印加される。当該フィールドシフトパルス V_R の印加により、第1、2、5、6画素行の各光電変換素子 22 に蓄積されていた信号電荷がそれぞれ対応する垂直転送 CCD 30 に読み出される（信号電荷読み出し工程）。

【0130】

ここで、「画素行」とは、前述した行方向に沿って直列に並んでいる画素群を意味し、出力転送路 70 に近い順に、第1画素行、第2画素行、……第 n 画素行（ n は正の整数）と呼ぶものとする（他の実施例においても同じ。）。1つの画素行は、1つの光電変換素子行 21（図1参照）を含んでいる。IT-CCD 100 には計8つの画素行、第1画素行～第8画素行がある。

【0131】

フィールドシフトパルス V_R が印加された後には、所定波形の垂直パルス信号 V_a 、 V_b 、 V_c 、 V_d がパルス供給用端子 85a、85b、85c、85d の各々に加えられる。これにより、垂直転送 CCD 30 に読み出された信号電荷は、出力転送路 70 へ向けて順次転送される。

【0132】

第1、2画素行の各光電変換素子 22 から読み出された信号電荷は、上記の垂直ブランキング期間に続く第1の水平ブランキング期間に、出力転送路 70 に転送される。これらの信号電荷は、第1の水平ブランキング期間に続く第1の有効信号期間に、出力部 80 から順次出力される。このとき、第2画素行の画像信号出力と第1画素行の画像信号出力とは、画素単位で交互に出力される（画像信号

出力工程)。

【0 1 3 3】

第 5、6 画素行の各光電変換素子 2 2 から読み出された信号電荷は、第 1 の有効信号期間に続く第 2 の水平ブランキング期間に、出力転送路 7 0 に転送される。これらの信号電荷は、第 2 の水平ブランキング期間に続く第 2 の有効信号期間に、出力部 8 0 から順次出力される。このとき、第 6 画素行の画像信号出力と第 5 画素行の画像信号出力とは、画素単位で交互に出力される（画像信号出力工程）。

【0 1 3 4】

第 2 の有効信号期間が終了した後にブランキングパルスによって規定される第 2 の垂直ブランキング期間の適当な時期に、高レベルの垂直パルス V_H がパルス供給用端子 8 5 a、8 5 b に印加されると共に、低レベルの垂直パルス V_L がパルス供給用端子 8 5 c、8 5 d に印加される。そして、これらの垂直パルス V_H 、 V_L が印加されているときに、フィールドシフトパルス V_R がパルス供給用端子 8 5 a に印加される。当該フィールドシフトパルス V_R の印加により、第 3、4、7、8 画素行の各光電変換素子 2 2 に蓄積されていた信号電荷がそれぞれ対応する垂直転送 CCD 3 0 に読み出される（信号電荷読み出し工程）。

【0 1 3 5】

第 3、4 画素行の各光電変換素子 2 2 から読み出された信号電荷は、第 2 の垂直ブランキング期間に続く第 3 の水平ブランキング期間に、出力転送路 7 0 に転送される。これらの信号電荷は、第 3 の水平ブランキング期間に続く第 3 の有効信号期間に、出力部 8 0 から順次出力される。このとき、第 4 画素行の画像信号出力と第 3 画素行の画像信号出力とは、画素単位で交互に出力される（画像信号出力工程）。

【0 1 3 6】

第 7、8 画素行の各光電変換素子 2 2 から読み出された信号電荷は、第 3 の有効信号期間に続く第 4 の水平ブランキング期間に、出力転送路 7 0 に転送される。これらの信号電荷は、第 4 の水平ブランキング期間に続く第 4 の有効信号期間に、出力部 8 0 から順次出力される。このとき、第 8 画素行の画像信号出力と第

7画素行の画像信号出力とは、画素単位で交互に出力される（画像信号出力工程）。

【0 1 3 7】

第1の垂直ブランキング期間から第4の有効信号期間までの間に行われる上記の動作（工程）を繰り返すことにより、インターレースされた画像出力信号、すなわち、各フィールドの画像出力信号が出力部80から次々と出力される。

【0 1 3 8】

IT-CCD100に色フィルタアレイを設けることにより、カラー撮像用のIT-CCDを得ることができる。フィールド毎のカラー画像信号を必要とするカメラでは、出力部80から出力されたフィールド画像出力信号毎に色信号処理を施して、各フィールドのカラー画像信号を得る。

【0 1 3 9】

また、フレームのカラー画像信号を必要とするカメラでは、連続する2つのフィールド画像出力信号をフレームメモリに一旦蓄積した後、1フレーム分の画像出力信号毎に色信号処理を施して、フレームのカラー画像信号を得る。この場合、フィールド毎に感光時刻がずれてしまうのを防止するために、メカニカルシャッタを使用することが好ましい。第1の垂直ブランキング期間が終了した後、第2の垂直ブランキング期間が開始するまでの間、各画素に光学像が入射しないようにメカニカルシャッタを閉じておく。これにより、第1フィールドおよび第2フィールドのそれぞれについて、同一時刻のフィールド画像出力信号が得られる。フレームの白黒画像信号を必要とするカメラにおいても同じである。また、1枚のみのフレーム画像が必要なカメラでは、第1の垂直ブランキング期間が終了した後にメカニカルシャッタを閉じておく。これにより、第2フィールドの画像にスミアが生じることを抑制できる。

【0 1 4 0】

以上説明した第1の実施例のIT-CCD100は、IT-CCDとしては簡単な構造のIT-CCDである。実際のIT-CCDでは、通常、光電変換素子22での光電変換効率を高めるために、マイクロレンズが配設される。また、カラー撮像用のIT-CCDでは色フィルタアレイが配設される。

【0 1 4 1】

上記のマイクロレンズを設けるにあたっては、まず、感光部 1 0 上に平坦化膜が形成される。この平坦化膜は焦点調節層としても利用される。そして、白黒撮像用の I T - C C D においては、前記の平坦化膜の表面に所定個のマイクロレンズからなるマイクロレンズアレイが配設される。一方、カラー撮像用の I T - C C D においては、上記の平坦化膜の上に色フィルタアレイが形成される。このため、マイクロレンズアレイは、前記の色フィルタアレイ上に更に第 2 の平坦化膜を設けた後、当該第 2 の平坦化膜の表面に形成される。白黒撮像用およびカラー撮像用のいずれの I T - C C D においても、個々のマイクロレンズは、それぞれ別個に、画素の受光部を平面視上覆うようにして形成される。

【0 1 4 2】

図 9 (a) および図 9 (b) は、第 2 の実施例による I T - C C D 1 1 0 の部分断面図であり、これらの図は I T - C C D 1 1 0 における感光部の断面の一部を示している。I T - C C D 1 1 0 は、第 1 の実施例の I T - C C D 1 0 0 に色フィルタアレイとマイクロレンズアレイとを増設したものである。すなわち、I T - C C D 1 1 0 は、カラー撮像用の I T - C C D である。

【0 1 4 3】

なお、図 9 (a) または図 9 (b) に示した構成部分のうち、図 6 (a) または図 6 (b) に示した構成部分と共通するものについては、図 6 (a) または図 6 (b) で用いた符号と同じ符号を付し、その説明を省略する。

【0 1 4 4】

上記の I T - C C D 1 1 0 においては、感光部上に形成された光遮蔽膜 5 0 および個々の画素の受光部 5 1 をそれぞれ覆うようにして、第 1 の平坦化膜 9 0 が形成されている。色フィルタアレイ 9 1 が第 1 の平坦化膜 9 0 の表面に設けられている。また、第 2 の平坦化膜 9 2 が色フィルタアレイ 9 1 上に形成されている。そして、所定個のマイクロレンズ 9 3 からなるマイクロレンズアレイが第 2 の平坦化膜 9 2 の表面に形成されている。

【0 1 4 5】

第 1 の平坦化膜 9 0 は、例えばフォトリジスト等の透明樹脂を例えばスピッコ

ート法によって所望の厚さに塗布することによって形成される。

【0 1 4 6】

色フィルタアレイ 9 1 は、例えば赤色フィルタ 9 1 R、緑色フィルタ 9 1 G および青色フィルタ 9 1 B を所定のパターンで形成したものである。当該色フィルタアレイ 9 1 は、例えば、フォトリソグラフィ法等の方法によって、所望色の顔料もしくは染料を分散させた樹脂（カラーレジン）の層を所定箇所に形成することによって作製することができる。

【0 1 4 7】

第 1 の実施例の I T - C C D 1 0 0 についての説明の中で述べたように、各転送電極 3 2、3 3 はハニカム状に形成されている。光電変換素子 2 2 のそれぞれは、相隣る 2 本の転送電極 3 2、3 3 によって光電変換素子列の 1 列おきに画定される光電変換素子領域内に平面視上位置している。このため、色フィルタアレイ 9 1 においては、赤色フィルタ 9 1 R、緑色フィルタ 9 1 G および青色フィルタ 9 1 B が亀甲形に配置されている。

【0 1 4 8】

色フィルタアレイ 9 1 における各色フィルタの配置パターンは、次のようにして選定される。すなわち、当該色フィルタアレイ 9 1 が設けられた I T - C C D における所定の 2 画素行、例えば相隣る 2 つの画素行の各光電変換素子に蓄積された信号電荷を用いて、加色法または減色法によりフルカラー情報が得られるように選定される。

【0 1 4 9】

図 1 0 は、上記の色フィルタアレイ 9 1 の一例を部分的に示す平面図である。同図に示した色フィルタアレイ 9 1 では、緑色フィルタ 9 1 G のみからなる色フィルタ列と、青色フィルタ 9 1 B と赤色フィルタ 9 1 R とが交互に配設されている色フィルタ列とが、交互に形成されている。

【0 1 5 0】

各色フィルタ 9 1 R、9 1 G、9 1 B は、個々の画素の受光部 5 1 を平面視上覆うようにして形成される。図 1 0 中の破線は、相隣る 2 本の転送電極 3 2、3 3 によって光電変換素子列の 1 列おきに画定される光電変換素子領域の輪郭を示

している。なお、同図に示した各色フィルタ中のアルファベット R、G、B は、それぞれ、その色フィルタの色を表している。

【0 1 5 1】

図 9 (a) および図 9 (b) に示した第 2 の平坦化膜 9 2 は、例えばフォトリジスト等の透明樹脂を例えばスピコート法によって所望の厚さに塗布することによって形成される。

【0 1 5 2】

図 9 (a) および図 9 (b) に示したマイクロレンズ 9 3 の各々は、1 つの画素の受光部 5 1 を平面視上覆うようにして形成されている。これらのマイクロレンズ 9 3 は、例えば、屈折率が概ね 1. 3 ~ 2. 0 の透明樹脂（フォトリジストを含む。）からなる層をフォトリソグラフィ法等によって亀甲状に区画した後、熱処理によって各区画の透明樹脂層を溶融させ、表面張力によって角部を丸め込ませた後に冷却することによって得られる。

【0 1 5 3】

上述した色フィルタアレイ 9 1 およびマイクロレンズアレイを有する I T - C C D 1 1 0 では、通常、図 7 に示した出力転送路 7 0 における光遮蔽膜 5 0 上に第 1 の平坦化膜 9 0 が形成され、当該第 1 の平坦化膜 9 0 上に第 2 の平坦化膜 9 2 が形成される。

【0 1 5 4】

図 1 1 は、I T - C C D 1 1 0 における出力転送路 7 0 a を概略的に示す部分断面図である。図 1 1 に示した構成部分のうち、図 7 または図 9 に示した構成部分と共通するものについては、図 7 または図 9 で用いた符号と同じ符号を付し、その説明を省略する。

【0 1 5 5】

同図に示した第 1 の平坦化膜 9 0 は、感光部 1 0 の上方に前述した第 1 の平坦化膜 9 0（図 9 参照）を形成する際に一緒に形成されたものである。同図に示した第 2 の平坦化膜 9 2 は、前述した色フィルタアレイ 9 1 上に第 2 の平坦化膜 9 2（図 9 参照）を形成する際に一緒に形成されたものである。

【0 1 5 6】

図10に示した色フィルタアレイ91を有するIT-CCD110では、相隣る2つの画素行のうち的一方の光電変換素子22それぞれの上に緑色フィルタ91Gが設けられている。また、他方の画素行では、光電変換素子22それぞれの上に青色フィルタ91Bまたは赤色フィルタ91Rが設けられている。当該他の画素行においては、青色フィルタ91Bと赤色フィルタ91Rとがこの順で、または、この順とは逆の順で、交互に設けられている。

【0157】

フルカラー情報は、緑色フィルタ91Gのみが設けられている画素行の各光電変換素子22からの信号電荷と、青色フィルタ91Bと赤色フィルタ91Rとが交互に設けられている画素行の各光電変換素子22からの信号電荷とに基づいて、生成される。

【0158】

相隣る2つの画素行同士の間で画素の集光効率や感度に差があると、緑色フィルタ91Gのみが設けられている画素行と、青色フィルタ91Bと赤色フィルタ91Rとが交互に設けられている画素行との対比においても、これらの画素行同士の間で画素の集光効率や感度に差が生じる。その結果として、これらの画素行の各光電変換素子22に蓄積された信号電荷を基にして得られる赤信号出力と緑信号出力との比、および、青信号出力と緑信号出力との比に差が生じる。このことは、IT-CCD110からの出力信号の色バランスが崩れることを意味する。出力信号の色バランスが崩れると、再生画像に色シェーディングが生じる。

【0159】

しかしながら、IT-CCD110における感光部は、第1の実施例のIT-CCD100における感光部10と同じである。前述したように、IT-CCD100の感光部10に形成されている各受光部51は、平面視上、前記の方向 D_v および前記の方向 D_H のいずれについても線対称な六角形を呈する。そして、これらの受光部51の形状、大きさおよび向きは、実質的に同じである。

【0160】

このため、IT-CCD110では、画素ずらし配置が行われているにも拘わらず、相隣る2つの画素行同士の間で画素の集光効率や感度に差が生じにくい。

その結果として、色シェーディングも生じにくい。また、個々の画素における受光部 5 1 の面積の低下を抑制しつつ画素密度を向上させやすい。

【0 1 6 1】

次に、本発明の第 3 の実施例による IT-CCD について、図 1 2 を用いて説明する。図 1 2 は、第 3 の実施例による IT-CCD 1 2 0 を概略的に示す平面図である。

【0 1 6 2】

同図に示した IT-CCD 1 2 0 は、(i) 個々の画素における受光部の形状、(ii) 各転送電極 3 2、各転送電極 3 3 および転送電極 6 1、6 2、6 3 に所定の駆動パルスを供給するためのパルス供給用端子の数、ならびに、(iii) 前記のパルス供給用端子と転送電極 3 2、3 3、6 1、6 2 または 6 3 との結線の仕様、を除いて、前述した IT-CCD 1 0 0 と同じ構造を有する。なお、図 1 2 に示した構成部分のうち、図 1 に示した構成部分と共通するものについては、図 1 で用いた符号と同じ符号を付し、その説明を省略する。

【0 1 6 3】

図 1 2 に示したように、IT-CCD 1 2 0 においては、画素の受光部 5 1 a の形状が、長い方の対角線が前記の方向 D_V と実質的に平行で、短い方の対角線が前記の方向 D_H と実質的に平行な菱形となっている。

【0 1 6 4】

また、各転送電極 3 2、各転送電極 3 3 および転送電極 6 1、6 2、6 3 に所定の駆動パルスを供給するために、6 つのパルス供給用端子 8 5 a₁、8 5 a₂、8 5 b、8 5 c₁、8 5 c₂、8 5 d が設けられている。

【0 1 6 5】

パルス供給用端子 8 5 a₁、8 5 a₂ は、図 1 に示したパルス供給用端子 8 5 a を 2 つに分けたものである。また、パルス供給用端子 8 5 c₁、8 5 c₂ は、図 1 に示したパルス供給用端子 8 5 c を 2 つに分けたものである。

【0 1 6 6】

これらのパルス供給用端子 8 5 a₁、8 5 a₂、8 5 b、8 5 c₁、8 5 c₂、8 5 d は、それぞれ所定の転送電極 3 2、3 3、6 1、6 2 または 6 3 に電気

的に接続されている。

【0 1 6 7】

図 1 2 に示した I T - C C D 1 2 0 においても、読み出しゲート領域 4 0 が隣接している箇所での電荷転送チャネル 3 1 a または 3 1 b のチャンネル幅が他の箇所でのチャンネル幅より狭くなっている。このため、第 1 の実施例の I T - C C D 1 0 0 における理由と同じ理由から、当該 I T - C C D 1 2 0 では、相隣る 2 つの画素行同士の間で画素の受光部 5 1 a の形状、大きさおよび向きを同じに保ちつつ、当該受光部 5 1 a の面積をより広くすることが容易である。

【0 1 6 8】

その結果として、I T - C C D 1 2 0 では、画素ずらし配置が行われているにも拘わらず、相隣る 2 つの画素行同士の間で画素の集光効率や感度に差が生じることを容易に防止することができる。また、個々の受光部 5 1 a の面積の低下を抑制しつつ画素密度を容易に向上させることができる。

【0 1 6 9】

I T - C C D 1 2 0 に色フィルタアレイを設けることにより、カラー撮像用の I T - C C D を得ることができる。色フィルタアレイは、例えば前述した第 2 の実施例の I T - C C D 1 1 0 を得る際の色フィルタアレイの形成手順に準じて形成することができる。

【0 1 7 0】

I T - C C D 1 2 0 をカラー撮像用の I T - C C D にした場合には、第 2 の実施例の I T - C C D 1 1 0 における理由と同じ理由から、色シェーディングが生じにくい。

【0 1 7 1】

当該 I T - C C D 1 2 0 は、前述した I T - C C D 1 0 0 と同様にして、インターレース駆動させることができる。このとき、垂直パルス信号 V_a がパルス供給用端子 8 5 a₁ とパルス供給用端子 8 5 a₂ とに印加され、垂直パルス信号 V_b がパルス供給用端子 8 5 b に印加される。また、垂直パルス信号 V_c がパルス供給用端子 8 5 c₁ とパルス供給用端子 8 5 c₂ とに印加され、垂直パルス信号 V_d がパルス供給用端子 8 5 d に印加される。そして、水平パルス信号 H_a がパ

ルス供給用端子 8 8 a に印加され、水平パルス信号 H_b がパルス供給用端子 8 8 b に印加される。

【0 1 7 2】

これにより、1 フレームが 2 つのフィールド、すなわち、第 1、第 2、第 5、第 6 画素行からなる第 1 フィールドと、第 3、第 4、第 7、第 8 画素行からなる第 2 フィールドに分割される。個々のフィールドの画像信号出力は、第 1 の実施例と同様の動作により、得ることができる。そして、当該動作を第 1 フィールドから第 2 フィールドまで行うことにより、1 フレームの画像出力信号を得ることができる。

【0 1 7 3】

また、IT-CCD 1 2 0 は、信号電荷が読み出される画素行の数を全画素行数の $1/4$ に間引きながら駆動させることができる。この間引き駆動の際には、ブランキングパルスによって規定される第 1 の垂直ブランキング期間の適当な時期に、例えば、低レベルの垂直パルス V_L がパルス供給用端子 8 5 a₁、8 5 a₂、8 5 b に印加されると共に、高レベルの垂直パルス V_H がパルス供給用端子 8 5 c₁、8 5 c₂、8 5 d に印加される。そして、これらの垂直パルス V_L 、 V_H が印加されているときに、フィールドシフトパルス V_R がパルス供給用端子 8 5 c₂ に印加される。当該フィールドシフトパルス V_R の印加により、第 1、2 画素行の各光電変換素子 2 2 に蓄積されていた信号電荷がそれぞれ対応する垂直転送 CCD 3 0 に読み出される（信号電荷読み出し工程）。

【0 1 7 4】

フィールドシフトパルス V_R は、8 5 c₁ に印加することもできる。この場合には、第 5、6 画素行の各光電変換素子 2 2 に蓄積されていた信号電荷がそれぞれ対応する垂直転送 CCD 3 0 に読み出される。

【0 1 7 5】

また、第 3、4 画素行の各光電変換素子 2 2 に蓄積されていた信号電荷を、それぞれ対応する垂直転送 CCD 3 0 に読み出すこともできる。そのためには、第 1 の垂直ブランキング期間の適当な時期に、高レベルの垂直パルス V_H をパルス供給用端子 8 5 a₁、8 5 a₂、8 5 b に印加すると共に、低レベルの垂直パル

ス V_L をパルス供給用端子 $85c_1$ 、 $85c_2$ 、 $85d$ に印加する。そして、これらの垂直パルス V_H 、 V_L が印加されているときに、フィールドシフトパルス V_R をパルス供給用端子 $85a_2$ に印加する。

【0176】

さらには、第7、8画素行の各光電変換素子22に蓄積されていた信号電荷を、それぞれ対応する垂直転送CCD30に読み出すこともできる。そのためには、第1の垂直ブランキング期間の適当な時期に、高レベルの垂直パルス V_H をパルス供給用端子 $85a_1$ 、 $85a_2$ 、 $85b$ に印加すると共に、低レベルの垂直パルス V_L をパルス供給用端子 $85c_1$ 、 $85c_2$ 、 $85d$ に印加する。そして、これらの垂直パルス V_H 、 V_L が印加されているときに、フィールドシフトパルス V_R をパルス供給用端子 $85a_1$ に印加する。

【0177】

以下、上記読み出された信号電荷を通常のインターレース駆動における信号電荷の処理と同様に処理することにより、 $1/4$ に間引きされたフィールド画像信号、あるいは、 $1/4$ に間引きされたフレーム画像信号を得ることができる。

【0178】

上述した間引きは、全画素の信号電荷を読み出すことが目的ではなく、常に $1/4$ の行数（画素行の数）に間引かれた画像信号を得ることを目的とするものである。図示したIT-CCD120には8つの画素行しかないため、 $1/4$ に間引く動作は1回の水平読み出しで終了となる。しかしながら、実際の画素行数は、例えば600行以上である。

【0179】

図12に示した感光部10が前記の方向 D_V に n 段接続された構造のIT-CCDについて上記の間引き動作を行って、 $1/4$ に間引きされたフレーム画像信号を得る場合には、上述した間引き動作を第1段から第 n 段まで行う。このとき、所望の画素行の各光電変換素子22から垂直転送CCD30への信号電荷の読み出しは、各段とも同時に行われる。各段から読み出された信号電荷の各々は、垂直転送CCD30の各々によって出力転送路70へ順次転送され、当該出力転送路70内を転送されて、出力部80から順次出力される。

【0 1 8 0】

例えばデジタルスチルカメラにおいて露光条件（シャッタ時間や絞り）の最適設定、焦点調整、モニタ画像の表示等を行うためには、30フレーム／秒程度の高フレーム周波数で画像出力信号を得ることが必要である。

【0 1 8 1】

その一方で、高解像度のデジタルスチルカメラを得ようとする場合には、当該デジタルスチルカメラ用のIT-CCDとして画素数が100万を超えるIT-CCDを用いることが望まれる。

【0 1 8 2】

しかしながら、IT-CCDの画素数が100万を超えると、1フレームの画像信号出力を得る際に例えば数フレーム／秒という非常に長い時間を要するようになる。その結果として、露光条件の最適設定、焦点調整、モニタ画像の表示等を行うことができなくなる。

【0 1 8 3】

したがって、高解像度のデジタルスチルカメラを得るうえからは、シャッタが押されたときに記録される静止画像の読み出し以外の動作を高フレーム周波数の下に行うことができるIT-CCDを用いることが望ましい。

【0 1 8 4】

上述したように、IT-CCD 120では、通常のインターレース駆動と、画素行を1／4に間引きながらの駆動とを行うことができる。間引き駆動の際のフレーム周波数は通常のインターレース駆動の際のフレーム周波数の4倍となる。したがって、当該IT-CCD 120は、高フレーム周波数の画像信号を得るうえで好適な構造を有するIT-CCDである。

【0 1 8 5】

フィールド毎のカラー画像信号を必要とするカメラでは、出力部80から出力されたフィールド画像出力信号毎に色信号処理を施して、各フィールドのカラー画像信号を得る。

【0 1 8 6】

また、フレームのカラー画像信号を必要とするカメラでは、連続する2つのフ

フィールド画像出力信号をフレームメモリに一旦蓄積した後、1フレーム分の画像出力信号毎に色信号処理を施して、各フレームのカラー画像信号を得る。この場合、フィールド毎に感光時刻がずれてしまうのを防止するために、メカニカルシャッタを使用することが好ましい。第1フィールド用の垂直ブランキング期間が終了した後、第2フィールド用の垂直ブランキング期間が開始するまでの間、各画素に光学像が入射しないようにメカニカルシャッタを閉じておく。これにより、第1フィールドおよび第2フィールドそれぞれについて、同一時刻のフィールド画像出力信号が得られる。フレームの白黒画像信号を必要とするカメラにおいても同じである。また、1枚のみのフレーム画像が必要なカメラでは、第1フィールド用の垂直ブランキング期間が終了した後にメカニカルシャッタを閉じておく。これにより、第2フィールドの画像にスミアが生じることを抑制できる。

【0187】

次に、本発明の第4の実施例によるIT-CCDについて、図13を用いて説明する。図13は、第4の実施例によるIT-CCD130を概略的に示す平面図である。

【0188】

同図に示したIT-CCD130は、(i)各転送電極32、各転送電極33および転送電極61、62、63に所定の駆動パルスを供給するためのパルス供給用端子の数、ならびに、(ii)前記のパルス供給用端子と転送電極32、33、61、62または63との結線の仕様、を除いて、前述したIT-CCD120と同じ構造を有する。なお、図13に示した構成部分のうち、図12に示した構成部分と共通するものについては、図12で用いた符号と同じ符号を付し、その説明を省略する。

【0189】

図13に示したように、IT-CCD130は、各転送電極32、各転送電極33および転送電極61、62、63に所定の駆動パルスを供給するために、8つのパルス供給用端子86a、86b、86c、86d、86e、86f、86g、86hを有している。

【0190】

これらのパルス供給用端子 8 6 a、8 6 b、8 6 c、8 6 d、8 6 e、8 6 f、8 6 g、8 6 h は、それぞれ所定の転送電極 3 2、3 3、6 1、6 2 または 6 3 に電氣的に接続されている。

【0 1 9 1】

図 1 3 に示した I T - C C D 1 3 0 では、第 3 の実施例の I T - C C D 1 2 0 における理由と同じ理由から、相隣る 2 つの画素行同士の間で画素の受光部 5 1 a の形状、大きさおよび向きを同じに保ちつつ、当該受光部 5 1 a の面積をより広くすることが容易である。その結果として、当該 I T - C C D 1 3 0 では、画素ずらし配置が行われているにも拘わらず、相隣る 2 つの画素行同士の間で画素の集光効率や感度に差が生じることを容易に防止することができる。また、個々の受光部 5 1 a の面積の低下を抑制しつつ画素密度を容易に向上させることができる。

【0 1 9 2】

I T - C C D 1 3 0 をカラー撮像用の I T - C C D にした場合には、第 3 の実施例の I T - C C D 1 2 0 における理由と同じ理由から、色シェーディングが生じにくい。

【0 1 9 3】

I T - C C D 1 3 0 をインターレース駆動させる場合には、パルス供給用端子 8 6 a、8 6 b、8 6 c、8 6 d、8 6 e、8 6 f、8 6 g、8 6 h のそれぞれに、所定の垂直パルス信号が印加される。水平パルス信号 H_a がパルス供給用端子 8 8 a に印加され、水平パルス信号 H_b がパルス供給用端子 8 8 b に印加される。

【0 1 9 4】

これにより、1 フレームを 4 つのフィールド、すなわち、第 1 画素行と第 2 画素行とからなる第 1 フィールド、第 3 画素行と第 4 画素行とからなる第 2 フィールド、第 5 画素行と第 6 画素行とからなる第 3 フィールド、および、第 7 画素行と第 8 画素行とからなる第 4 フィールド、に分割することが可能になる。

【0 1 9 5】

個々のフィールドの画像信号出力は、1 フレームを 2 つのフィールドに分割し

てインターレース駆動させる場合に 1 フィールドの画像信号出力を得るときの動作（第 1 の実施例参照）と同様の動作により、得ることができる。そして、当該動作を第 1 フィールドから第 4 フィールドまで行うことにより、1 フレームの画像出力信号を得ることができる。

【0 1 9 6】

また、常に同一フィールドについてののみ画像信号出力を得るようにすれば、 $1/4$ の間引き動作も可能である。図 1 3 に示した感光部 1 0 が前記の方向 D_V （列方向）に n 段接続された構造の I T - C C D について上記の間引き動作を行って、 $1/4$ に間引きされたフレーム画像信号を得る場合には、上述した間引き動作を第 1 段から第 n 段まで行う。このとき、所望の画素行の各光電変換素子 2 2 から垂直転送 C C D 3 0 への信号電荷の読み出しは、各段とも同時に行われる。各段から読み出された信号電荷の各々は、垂直転送 C C D 3 0 の各々によって出力転送路 7 0 へ順次転送され、当該出力転送路 7 0 内を転送されて、出力部 8 0 から順次出力される。

【0 1 9 7】

I T - C C D 1 3 0 においては、各垂直転送 C C D 3 0 を 8 相駆動させることができる。8 相駆動型の C C D においては、連続する 6 ~ 7 つの電荷転送段に亘って 1 つのポテンシャルウェルを形成し、ここに蓄積された信号電荷を転送することが可能である。一方、4 相駆動型の C C D では、連続する 2 ~ 3 つの電荷転送段に亘って 1 つのポテンシャルウェルを形成し、ここに蓄積された信号電荷を転送することが可能である。

【0 1 9 8】

したがって、各転送電極 3 2、3 3 の設計パターンが同じであった場合、8 相駆動型の垂直転送 C C D は、4 相駆動型の垂直転送 C C D のおよそ 2 ~ 3 倍の信号電荷を転送することが可能である。

【0 1 9 9】

その結果として、I T - C C D 1 3 0 においては、個々の垂直転送 C C D 3 0 について電荷転送チャネルのチャネル幅を狭めて、その分、光電変換素子 2 2 および画素の受光部 5 1 a それぞれの面積を増やすことが可能になる。これに伴っ

て、感度および飽和出力の増大ならびにダイナミックレンジの拡大がそれぞれ可能になる。

【0200】

IT-CCD130に色フィルタアレイを設けることにより、カラー撮像用のIT-CCDを得ることができる。色フィルタアレイは、例えば前述した第2の実施例のIT-CCD110を得る際の色フィルタアレイの形成手順に準じて形成することができる。

【0201】

フィールド毎のカラー画像信号を必要とするカメラでは、出力部80から出力されたフィールド画像出力信号毎に色信号処理を施して、各フィールドのカラー画像信号を得る。

【0202】

また、フレームのカラー画像信号を必要とするカメラでは、連続する4つのフィールド画像出力信号をフレームメモリに一旦蓄積した後、1フレーム分の画像出力信号毎に色信号処理を施して、各フレームのカラー画像信号を得る。この場合、フィールド毎に感光時刻がずれてしまうのを防止するために、メカニカルシャッタを使用することが好ましい。第1フィールド用の垂直ブランキング期間が終了した後、第4フィールド用の垂直ブランキング期間が開始するまでの間、各画素に光学像が入射しないようにメカニカルシャッタを閉じておく。これにより、第1フィールド～第4フィールドのそれぞれについて、同一時刻のフィールド画像出力信号が得られる。フレームの白黒画像信号を必要とするカメラにおいても同じである。また、1枚のみのフレーム画像が必要なカメラでは、第1フィールド用の垂直ブランキング期間が終了した後にメカニカルシャッタを閉じておく。これにより、第2フィールド～第4フィールドそれぞれの画像にスミアが生じることを抑制できる。

【0203】

次に、本発明の第5の実施例によるIT-CCDについて、図14を用いて説明する。図14は、本発明の第5の実施例によるIT-CCD140における出力転送路70bの一例を概略的に示す部分断面図である。

【0204】

なお、IT-CCD140は、前述した実施例1のIT-CCD100における出力転送路70を図示の出力転送路70bに変更した以外は、IT-CCD100と同じ構造を有する。図14に示した構成部分のうち、図11に示した出力転送路70aの構成部分と機能的に同じものについては、図11で用いた符号と同じ符号を付し、その説明を省略する。

【0205】

出力転送路70bは、3層ポリシリコン電極構造の2相駆動型CCDからなる。当該出力転送路70bは、図11に示したIT-CCD110の出力転送路70aと同様に、電荷転送チャネル71を有している。この電荷転送チャネル71は、半導体基板1の一表面側に形成されたp型ウェル2の所定箇所に、n型不純物を高濃度を含む n^+ 型領域71aとn型不純物を低濃度を含むn型領域71bとを前記の方向 D_H に沿って交互に所定数形成することによって作製される。 n^+ 型領域71aの幅はn型領域71bの幅より広い。電荷転送チャネル71は、前記の方向 D_H に延びている。

【0206】

また、出力転送路70bは、ポリシリコン層からなる3種類の転送電極72、73、77をそれぞれ所定個有している。転送電極72の各々は、 n^+ 型領域71aそれぞれの上に形成されている。転送電極73の各々と転送電極77の各々とは、n型領域71bそれぞれの上に交互に形成されている。

【0207】

これらの転送電極72、73、77は、電荷転送チャネル71を横断するようにして形成されている。転送電極73における転送電極72側の縁部は、転送電極72上に覆い被さっている。転送電極77における転送電極73側の縁部は、転送電極73上に覆い被さっている。すなわち、転送電極72、73、77は、いわゆる重ね合わせ転送電極構造となっている。

【0208】

n^+ 型領域71aの1つと、当該 n^+ 型領域71a上に形成されている1本の転送電極72とによって、1つのポテンシャルウェル領域が構成される。同様に

、n型領域71bの1つと、当該n型領域71b上に形成されている1本の転送電極73もしくは1本の転送電極77とによって、1つのポテンシャルバリア領域が構成される。

【0209】

1つのポテンシャルバリア領域を構成する転送電極73もしくは77と、前記のポテンシャルバリアの直ぐ下流側（出力部80側を意味する。以下同じ。）に形成されている1つのポテンシャルウェル領域を構成する転送電極72との両方に所定レベルの電圧を同時に印加することによって、1つの電荷転送段が形成される。

【0210】

なお、各転送電極72、73、77上には、それぞれ電気絶縁膜が形成されている。図14においては、図面を判りやすくするために、前記の電気絶縁膜を1つの電気絶縁膜74aとして示してある。

【0211】

出力転送路70bに所定の駆動パルスを供給するために使用されるパルス供給用端子の数は、図1に示した出力転送路70と同様に2である。転送電極72と当該転送電極72の直ぐ下流に形成されている転送電極73もしくは77とは、同じパルス供給用端子に電氣的に接続される。また、転送電極73もしくは転送電極77を介して相隣る2本の転送電極72は、それぞれ異なるパルス供給用端子に電氣的に接続される。

【0212】

3層ポリシリコン電極構造の2相駆動型CCDからなる出力転送路は、2層ポリシリコン電極構造の2相駆動型CCDからなる出力転送路に比べて、デザインルールが比較的緩やかであるという利点を有する。例えば、2層ポリシリコン電極構造の2相駆動型CCDを図7あるいは図11に示したいわゆる重ね合わせ転送電極構造とする場合、転送電極73同士のギャップは転送電極72同士のギャップと同程度以下にする必要がある。このような転送電極73の形成は、デザインルールの厳しい。

【0213】

一方、図 1 4 に示した 3 層ポリシリコン電極構造の 2 相駆動型 CCD 7 0 b では、転送電極 7 3 を形成するにあたって上記のような厳しい制限はない。

【0 2 1 4】

したがって、光電変換素子行方向（前記の方向 D_H ）における画素ピッチ（光電変換素子のピッチ P_2 ）を微細にして IT-CCD を得る場合に 3 層ポリシリコン電極構造の 2 相駆動型 CCD からなる出力転送路を用いると、目的とする IT-CCD を得やすい。ポリシリコン以外の材料を用いて電極を形成する場合も、同様である。

【0 2 1 5】

以上、実施例を挙げて本発明の IT-CCD を説明したが、本発明は上述した実施例に限定されるものではない。種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【0 2 1 6】

例えば、各実施例の IT-CCD は、p 型ウェルを備えた n 型半導体基板に光電変換素子（フォトダイオード）、垂直転送 CCD、出力転送路等を形成したものであるが、p 型半導体基板に光電変換素子（フォトダイオード）、垂直転送 CCD、出力転送等を形成しても、IT-CCD を得ることができる。また、サファイア基板等の表面に所望の半導体層を形成し、当該半導体層に光電変換素子（フォトダイオード）、垂直転送 CCD、出力転送路等を形成して IT-CCD を得ることもできる。本明細書においては、半導体以外の材料からなる基板の一面に光電変換素子（フォトダイオード）、垂直転送 CCD、出力転送路等を形成するための半導体層を設けたものも、「半導体基板」に含まれるものとする。

【0 2 1 7】

光電変換素子の平面視上の形状は、矩形（菱形を含む。）、全ての内角が鈍角となっている五角形以上の多角形、内角に鋭角と鈍角とが含まれる五角形以上の多角形、これらの角部に丸みを付けた形状等、適宜選択可能である。

【0 2 1 8】

垂直転送 CCD の電荷転送チャネルにおける個々の区間の平面視上の形状は、直線状の他に、曲線状であってもよいし、曲線と直線とが繋がった形状であって

もよい。

【0 2 1 9】

また、垂直転送 CCD を構成する各転送電極の形状は、実施例で例示したように、前記の方向 D_H に対して斜行する 2 つの転送路形成部が前記の方向 D_H に延びる接続部を介して繋がった形状（以下、この形状を「形状 A」という。）にすることができる。また、各転送電極の形状は、前記の方向 D_H に対して斜行する 2 つの転送路形成部が前記の接続部を介さずに直接繋がった形状（以下、この形状を「形状 B」という。）にすることもできる。各転送電極の形状を前記の形状 A にする場合、接続部と転送路形成部とが互いに鈍角をなして連なるように、あるいは、接続部と転送路形成部とが滑らかに連なるように、当該転送電極の形状を選定することが好ましい。

【0 2 2 0】

垂直転送 CCD において相隣る 2 本の転送電極の材質は異なってもよい。個々の転送電極は、ポリシリコン以外に、アルミニウム、タングステンまたはモリブデン等の金属、これらの金属の 2 種以上からなる合金等によって形成することができる。

【0 2 2 1】

相隣る 2 本の転送電極同士が隣接する領域において、当該 2 本の転送電極同士における接続部同士は、図 6 (a) に示したように完全に重なっていてもよいし、一方の転送電極の接続部における幅方向の縁部のみが他方の転送電極の接続部上に重なっていてもよい。さらに、相隣る 2 本の転送電極の接続部同士は、重ならず隣接していてもよい。

【0 2 2 2】

相隣る 2 本の転送電極が光電変換素子列の 1 列おきに画定する光電変換素子領域の平面視上の形状（相隣る 2 本の転送電極が 1 つの光電変換素子を平面視上取り囲んでいる部分の内縁の輪郭）は、矩形（菱形を含む。）、全ての内角が鈍角となっている五角形以上の多角形、内角に鋭角と鈍角とが含まれる五角形以上の多角形、これらの角部に丸みを付けた形状等、適宜選択可能である。

【0 2 2 3】

同様に、個々の画素における受光部の形状も、矩形（菱形を含む。）、全ての内角が鈍角となっている五角形以上の多角形、内角に鋭角と鈍角とが含まれる五角形以上の多角形、さらには、これらの角部に丸みを付けた形状等、適宜選択可能である。相隣る2つの画素行同士の間で画素の集光効率や感度に差が生じることを防止するうえからは、個々の画素における受光部の形状を、前記の方向 D_V および前記の方向 D_H のいずれについても線対称な形状とすることが好ましい。

【0224】

読み出しゲート電極部は、読み出しゲート領域の全体を平面視上必ず覆わなければならないというものではない。読み出しゲート領域は、平面視上、読み出しゲート電極部から例えば光電変換素子側へはみ出しているもよい。

【0225】

垂直転送CCDの駆動方法は、実施例として挙げた駆動方法に限定されるものではなく、目的とするIT-CCDの用途等に応じて適宜変更可能である。これに伴って、各転送電極に所定の駆動パルスを供給するためのパルス供給用端子の数、および、当該パルス供給用端子と各転送電極との結線の仕様も、目的とするIT-CCDにおける垂直転送CCDの駆動方法に応じて適宜変更可能である。出力転送路についても同様である。

【0226】

出力転送路として2相駆動型CCDを用いる場合、当該2相駆動型CCDにおいて相隣る2本の転送電極の材質は異なっているもよい。転送電極は、ポリシリコン以外に、アルミニウム、タングステンまたはモリブデン等の金属、これらの金属の2種以上からなる合金等によって形成することができる。

【0227】

調整部は、必須の構成要件ではない。垂直転送CCDは、感光部を出た後直ちに水平転送CCDに接続されていてもよい。また、調整部に代えて1フレーム分のCCD蓄積部を設けてもよい。

【0228】

各画素の受光部を平面視上覆うようにしてこれらの受光部の上方にマイクロレンズを1個ずつ設ける場合、個々のマイクロレンズの平面視上の形状は、矩形、

当該矩形の角部に丸みを付けた形状、全ての内角が鈍角となっている五角形以上の多角形、当該多角形の角部に丸みを付けた形状、円形、楕円形等、適宜選択可能である。マイクロレンズの平面視上の形状は、個々の画素における受光部の形状に応じて、適宜選定できる。さらに、少なくとも1個のインナーレンズを含む複数の集光レンズを画素の受光部上に積み重ねることによって、当該受光部上にマイクロレンズ構造を形成してもよい。

【0229】

これらのマイクロレンズにおける前記の方向 D_V のピッチは、当該方向 D_V における光電変換素子のピッチ P_1 と同じであってもよいし、わずかに異なってもよい。前記の方向 D_V についてのマイクロレンズのピッチを前記のピッチ P_1 と異ならせる場合、個々のマイクロレンズは、例えば次の観点の下に移動される。

【0230】

すなわち、受光部内の位置の変化に応じた入射光線の入射方向の変化に対応させて、マイクロレンズによる結像位置が画素の受光部における所望箇所、例えば所望の感度あるいは解像度を得るうえでより有利となる箇所に変位するように、移動される。画素の感度あるいは解像度を高めるうえからは、マイクロレンズによる結像位置周辺のできるだけ広範囲に亘って光電変換領域が存在していることが好ましい。

【0231】

同様の理由から、上記のマイクロレンズそれぞれにおける前記の方向 D_H のピッチは、当該方向 D_H における光電変換素子のピッチ P_2 と同じであってもよいし、わずかに異なってもよい。

【0232】

光電変換素子とマイクロレンズとの相対的な位置関係が全ての画素において実質的に同じであった場合には、マイクロレンズによって光電変換素子上に形成される像点の位置が、図17に示したように、光電変換素子列の中央部と列方向上部または下部とで異なる。マイクロレンズによって光電変換素子上に形成される像点の位置が所望の位置からずれるのを抑制するうえからは、例えば下記(1)～

(3) のように、マイクロレンズをずらすことが好ましい。

(1) 図 1 5 (a) に模式的に示すように、個々の光電変換素子列 2 0 における列方向上部および列方向下部それぞれでのマイクロレンズ 9 3 の位置を、光電変換素子列 2 0 の列中央部から離れるに従って、列中央部側にずらす。図中の矢印は、マイクロレンズ 9 3 をずらす方向を示している。

(2) 図 1 5 (b) に模式的に示すように、個々の光電変換素子行 2 1 における行方向端部でのマイクロレンズ 9 3 の位置を、感光部 1 0 の中央から離れるに従って、前記の方向 D_H に沿って、感光部 1 0 の中央側にずらす。図中の矢印は、マイクロレンズ 9 3 をずらす方向を示している。

(3) 図 1 5 (c) に模式的に示すように、マイクロレンズ 9 3 を、感光部 1 0 の中央から離れるに従って、前記の方向 D_H および前記の方向 D_V に沿って、感光部 1 0 の中央側にずらす。図中の矢印は、マイクロレンズ 9 3 をずらす方向を示している。

【0 2 3 3】

上記(1)～(3)のようにマイクロレンズをずらすことにより、輝度シェーディングを改善することも可能である。

【0 2 3 4】

I T - C C D に色フィルタアレイを設ける場合、当該色フィルタアレイは、カラー撮像を可能にする色フィルタによって構成されていればよい。このような色フィルタアレイとしては、実施例で挙げた 3 原色（赤、緑、青）系の色フィルタアレイの他に、いわゆる補色タイプの色フィルタアレイがある。

【0 2 3 5】

補色タイプの色フィルタアレイは、例えば(i) 緑 (G)、シアン (C y) および黄 (Y e) の各色フィルタ、(ii)シアン (C y)、黄 (Y e) および白もしくは無色 (W) の各色フィルタ、(iii) シアン (C y)、マゼンダ (M g)、黄 (Y e) および緑 (G) の各色フィルタ、または、(iv)シアン (C y)、黄 (Y e)、緑 (G) および白もしくは無色 (W) の各色フィルタ、等によって構成することができる。

【0 2 3 6】

図 1 6 (a) は上記(i) の補色タイプの色フィルタアレイ 9 1 a の一例を示す平面図であり、図 1 6 (b) は上記(ii)の補色タイプの色フィルタアレイ 9 1 b の一例を示す平面図である。図 1 6 (c) は上記(iii) の補色タイプの色フィルタアレイ 9 1 c の一例を示す平面図であり、図 1 6 (d) は上記(iii) の補色タイプの色フィルタアレイ 9 1 c の他の一例を示す平面図である。図 1 6 (e) は上記(iv)の補色タイプの色フィルタアレイ 9 1 d の一例を示す平面図である。

【0 2 3 7】

図 1 6 (a) ~ 図 1 6 (e) のそれぞれにおいては、図中のアルファベット G、C y、Y e、W、M g を囲んでいる各六角形が 1 つの色フィルタを示している。図中のアルファベット G、C y、Y e、W、M g は、個々の色フィルタの色を表している。

【0 2 3 8】

3 原色系の色フィルタアレイにおける色フィルタの配置パターンは、図 1 0 に示したパターンに限定されるものではない。同様に、補色系の色フィルタアレイにおける色フィルタの配置パターンは、図 1 6 (a) ~ 図 1 6 (e) に示したパターンに限定されるものではない。

【0 2 3 9】

各実施例の I T - C C D においては、n 型半導体基板 1 に形成された p 型ウェル 2 上に光電変換素子 (フォトダイオード) 2 2 が形成されている。したがって、これらの I T - C C D では縦型オーバーフロー dren 構造を付設することができる。これに伴って、電子シャッタを付設することができる。各実施例の I T - C C D に縦型オーバーフロー dren 構造を付設するためには、p 型ウェル 2 と n 型半導体基板 1 の下部 (p 型ウェル 2 より下の領域) とに逆バイアスを印加できる構造を付加する。また、縦型オーバーフロー dren 構造に代えて横型オーバーフロー dren 構造を付設してもよい。縦型または横型のオーバーフロー dren 構造を付設することにより、ブルーミングを抑制することが容易になる。

【0 2 4 0】

I T - C C D の駆動方法は、適宜選択可能である。これに伴って、垂直転送 C

C D（垂直転送 C C D を構成している転送電極）および出力転送部（出力転送部を構成している転送電極）のそれぞれに所定の駆動パルスを供給する駆動パルス供給手段の構成も、適宜選択可能である。

【 0 2 4 1 】

【発明の効果】

以上説明したように、本発明の I T - C C D においては、相隣る 2 つの画素行同士の間で画素の集光効率や感度に差が生じることを防止しやすく、かつ、個々の画素における受光部の面積の低下を抑制しつつ画素密度を向上させやすい。

【 0 2 4 2 】

したがって、本発明によれば、再生画像の画質が高い I T - C C D を得ることが容易になる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施例による I T - C C D を概略的に示す平面図である。

【図 2】

図 1 に示した I T - C C D における感光部の一部を拡大して示す平面図である。

【図 3】

図 2 に示した電荷転送チャネルを概略的に示す平面図である。

【図 4】

図 2 に示した転送電極 3 2 の 1 本を概略的に示す平面図である。

【図 5】

図 2 に示した転送電極 3 3 の 1 本を概略的に示す平面図である。

【図 6】

図 6（a）は図 2 に示した A - A 線断面の概略図であり、図 6（b）は図 2 に示した B - B 線断面の概略図である。

【図 7】

第 1 の実施例の I T - C C D における出力転送路の一例を概略的に示す断面図である。

【図 8】

図 1 に示した I T - C C D をインターレース駆動させる場合に使用される駆動パルス供給手段と前記の I T - C C D との関係を示す図である。

【図 9】

図 9 (a) および図 9 (b) は、本発明の第 2 の実施例による I T - C C D を概略的に示す部分断面図である。

【図 1 0】

色フィルタアレイの一例を示す平面図である。

【図 1 1】

第 2 の実施例の I T - C C D における出力転送路を概略的に示す部分断面図である。

【図 1 2】

本発明の第 3 の実施例による I T - C C D を概略的に示す平面図である。

【図 1 3】

本発明の第 4 の実施例による I T - C C D を概略的に示す平面図である。

【図 1 4】

本発明の第 5 の実施例による I T - C C D における 3 層ポリシリコン電極構造の C C D からなる出力転送路を概略的に示す部分断面図である。

【図 1 5】

図 1 5 (a) 、図 1 5 (b) および図 1 5 (c) は、それぞれ、マイクロレンズをずらして形成するにあたって当該マイクロレンズをずらす方向を説明するための図である。

【図 1 6】

図 1 6 (a) 、図 1 6 (b) 、図 1 6 (c) 、図 1 6 (d) および図 1 6 (e) は、それぞれ、補色タイプの色フィルタアレイの一例を示す平面図である。

【図 1 7】

マイクロレンズによって光電変換素子上に形成される像点の位置を説明するための断面図である。

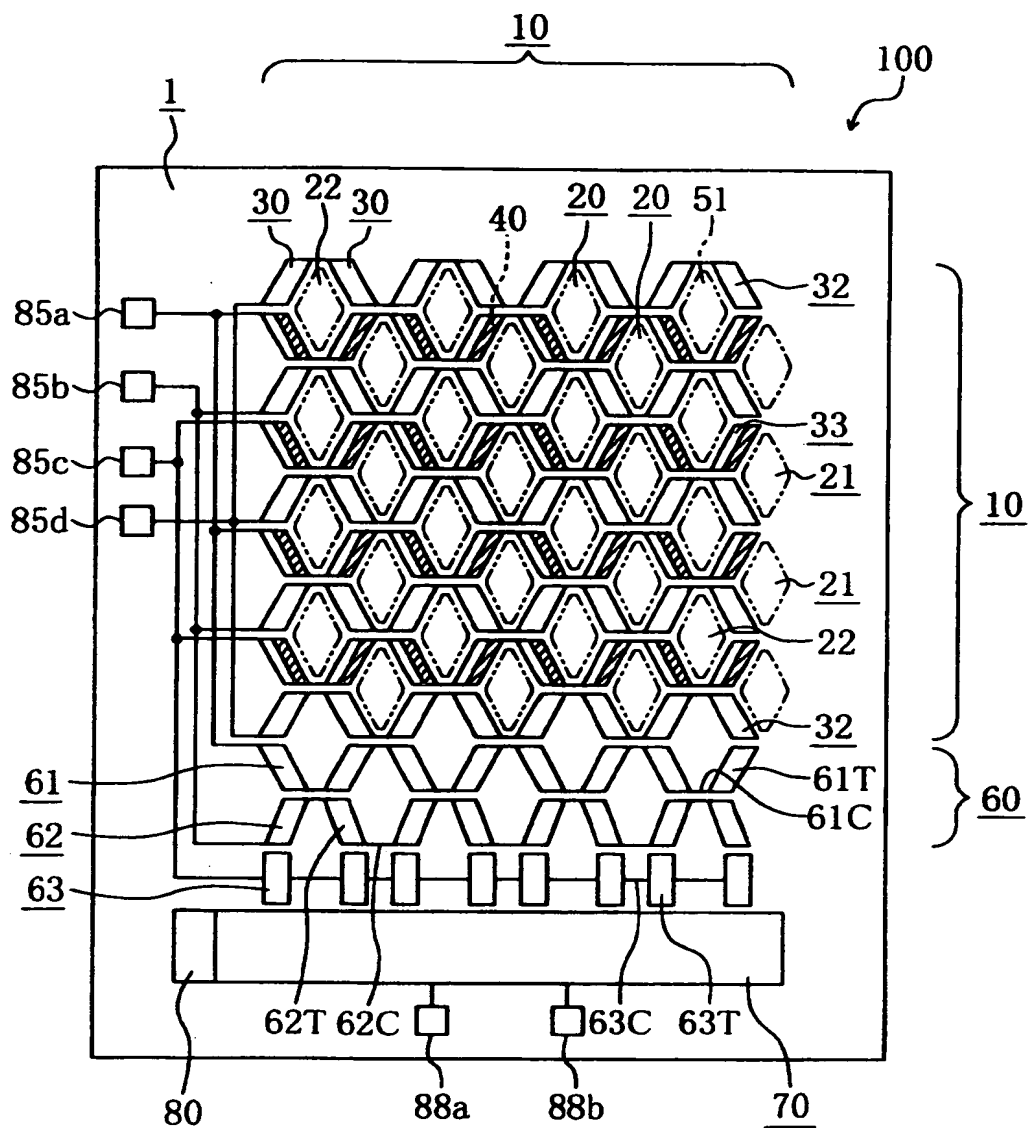
【符号の説明の】

1…半導体基板、 2…p型ウェル、 10…感光部、 20…光電変換素子
列、 21…光電変換素子行、 22…光電変換素子（フォトダイオード）、
30…垂直転送CCD、 31a、31b…電荷転送チャネル、 32、33…
転送電極、 32T、33T…転送路形成部、 32C、33C…接続部、 3
3G…読み出しゲート電極部、 40…読み出しゲート領域、 50…光遮蔽膜
、 51…開口部（画素の受光部）、 60…調整部、 70、70a、70b
…出力転送路（水平転送CCD）、 71…電荷転送チャネル、 72、73、
77…転送電極、 91、91a、91b、91c、91d…色フィルタアレイ
、 91R、91G、91B…色フィルタ、 93…マイクロレンズ、 100
、 110、120、130、140…IT-CCD、 105…駆動パルス供給
手段

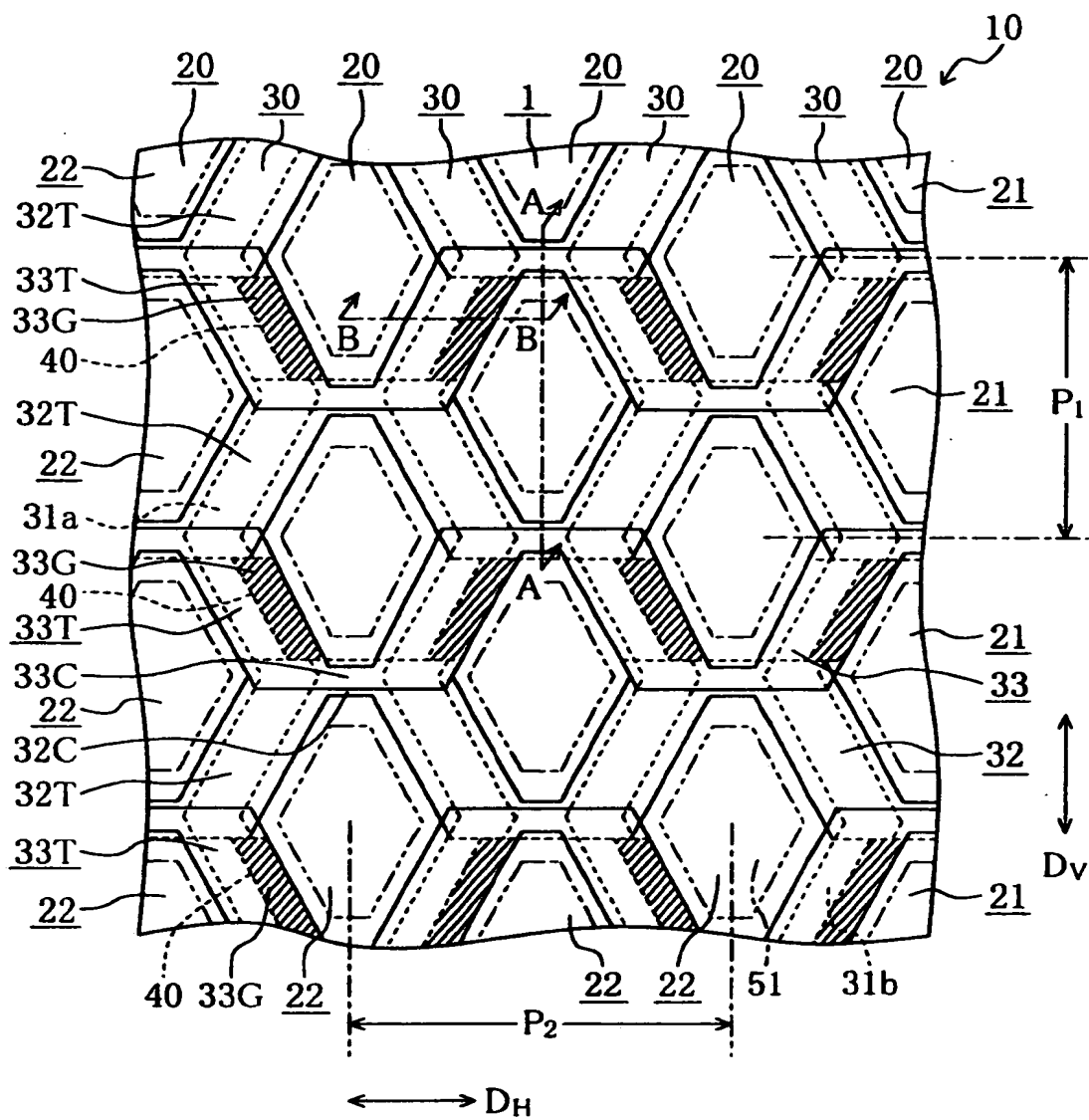
【書類名】

図面

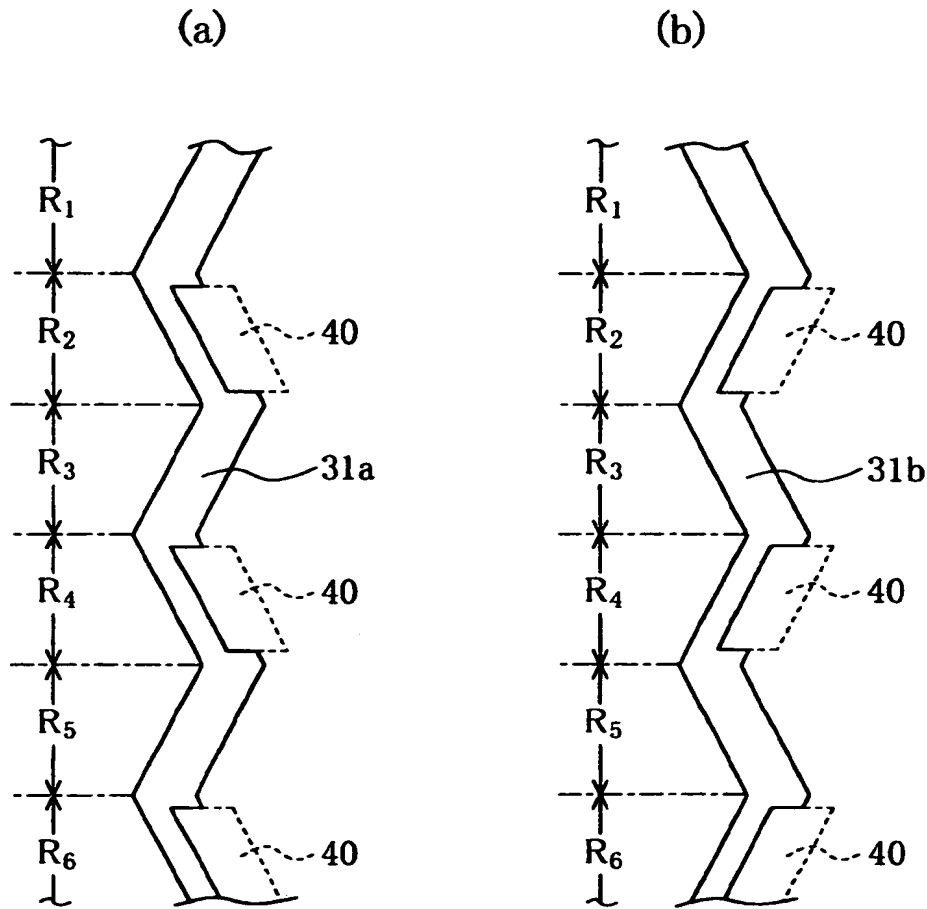
【図 1】



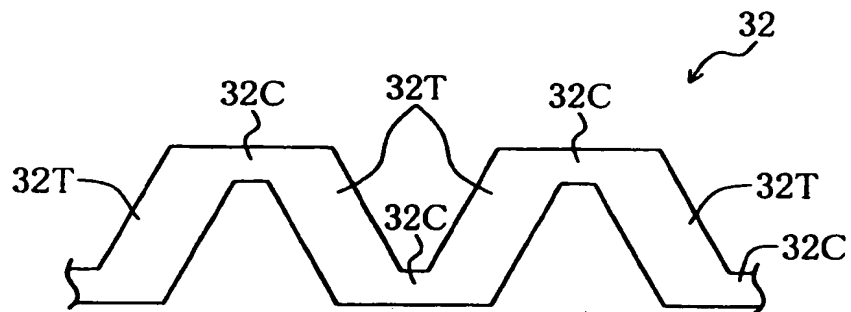
【図 2】



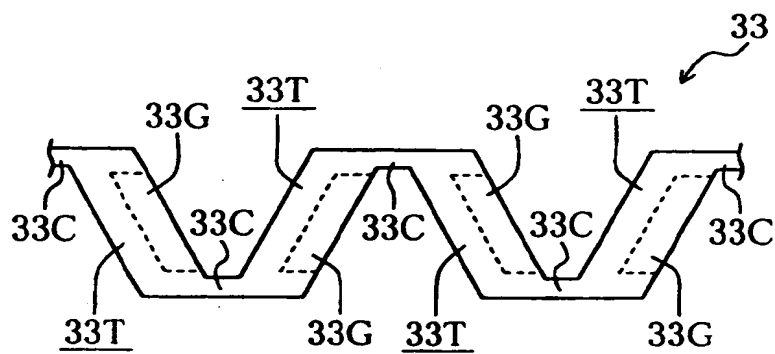
【図 3】



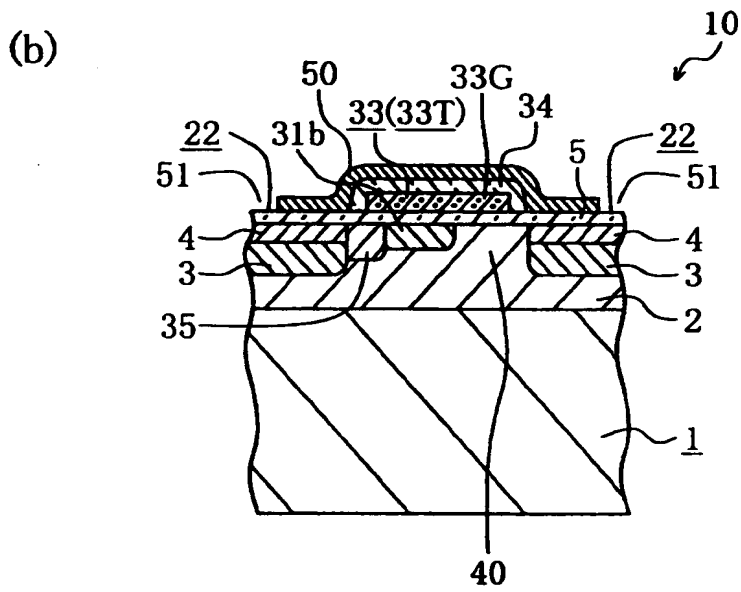
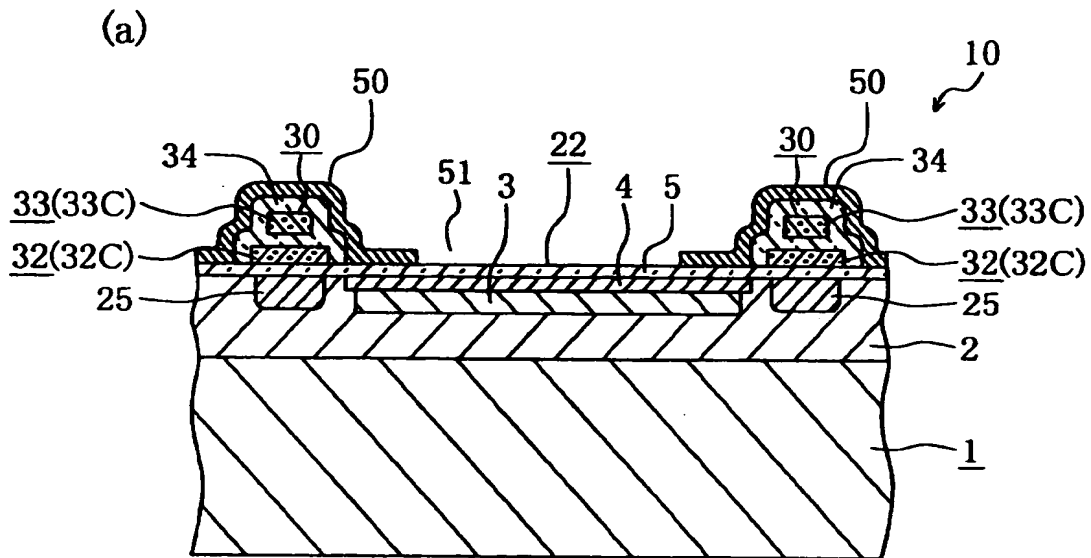
【図 4】



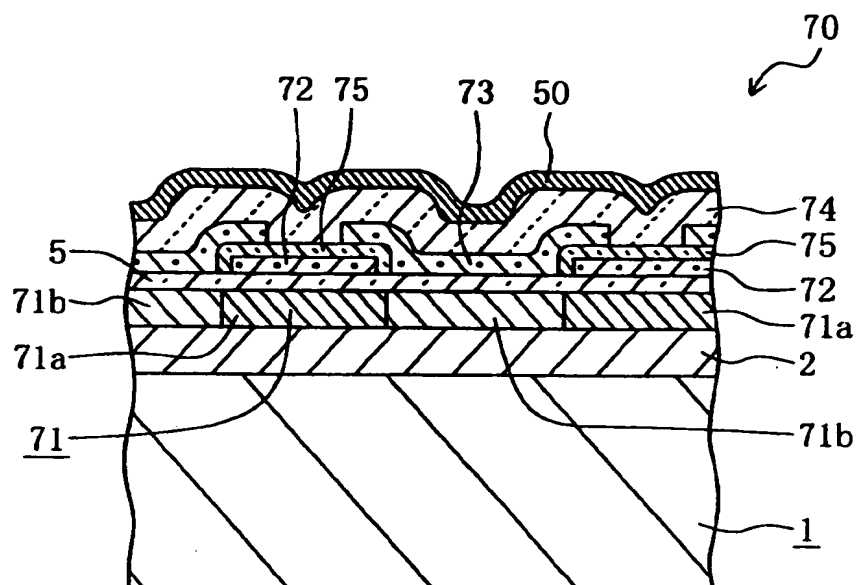
【図 5】



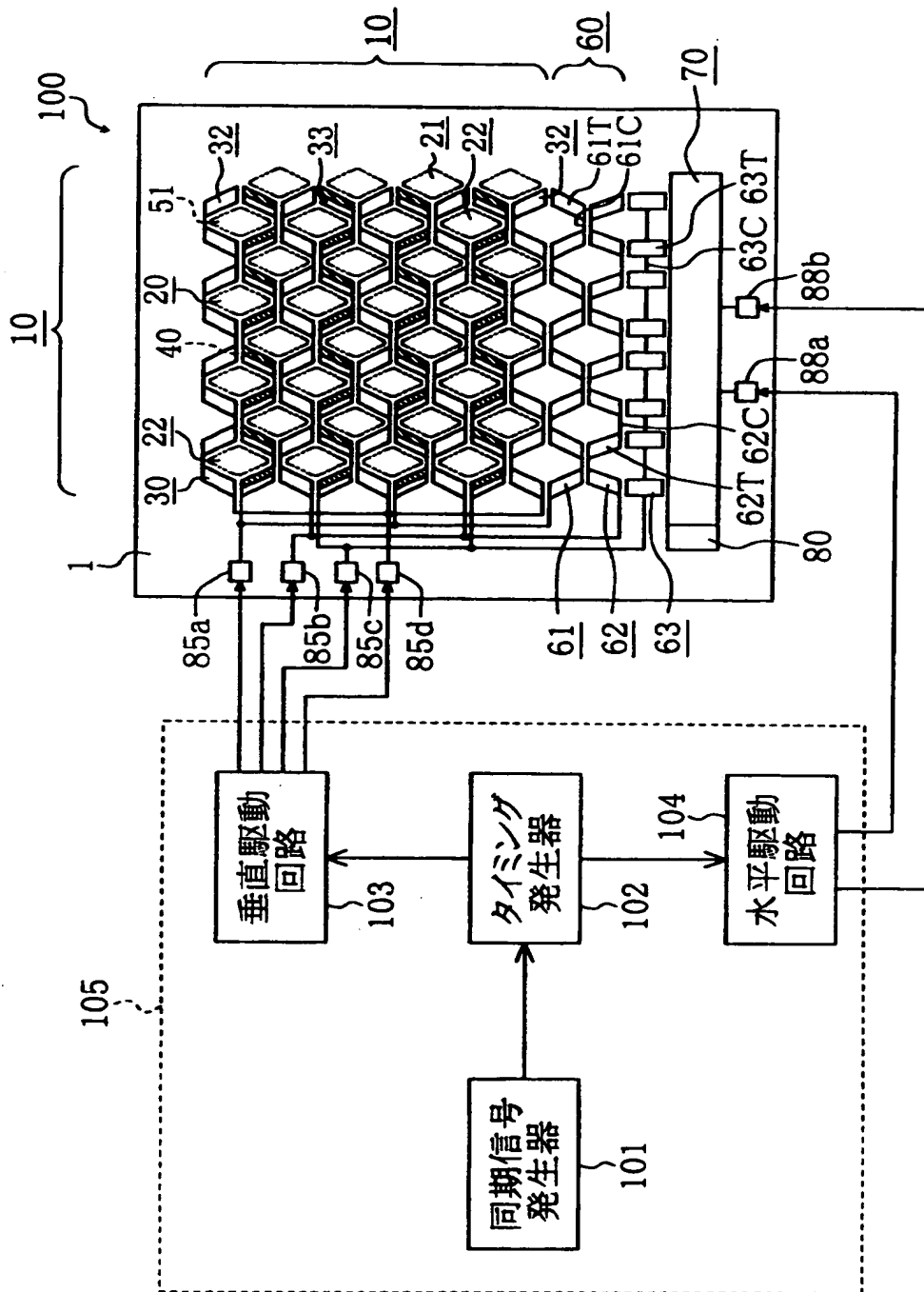
【図 6】



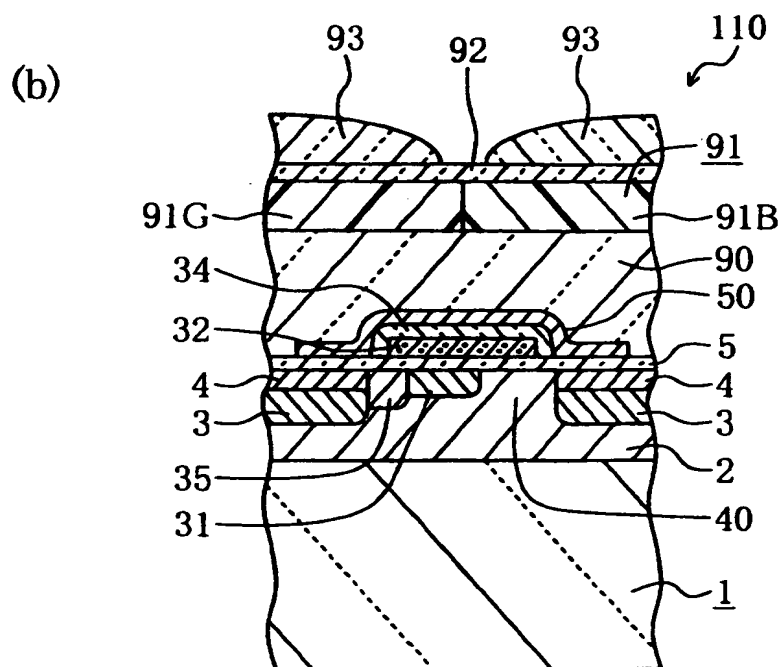
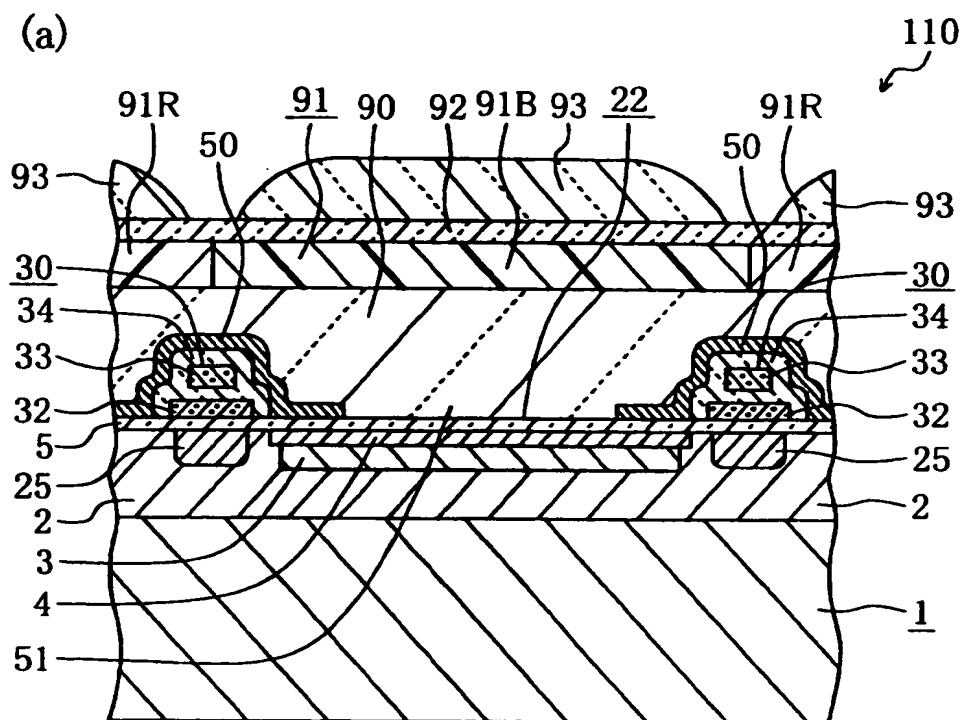
【图7】



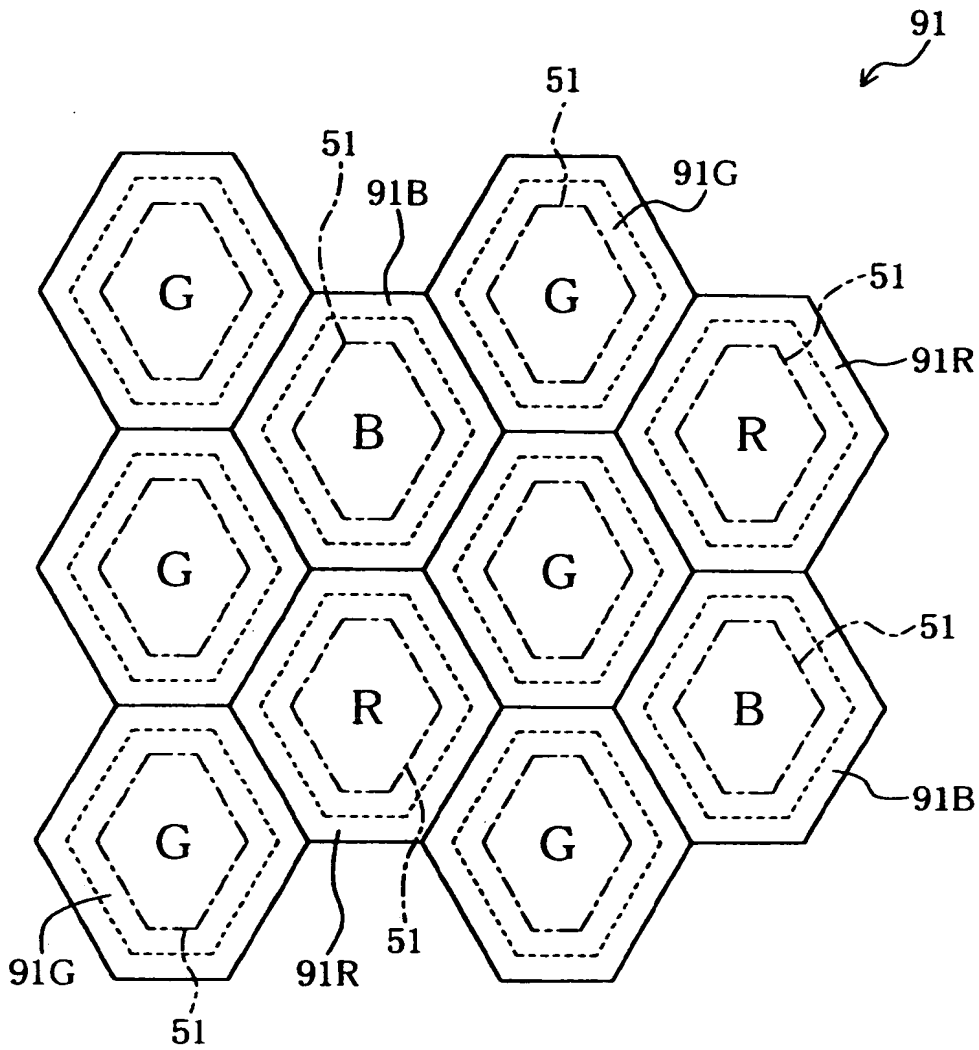
【図 8】



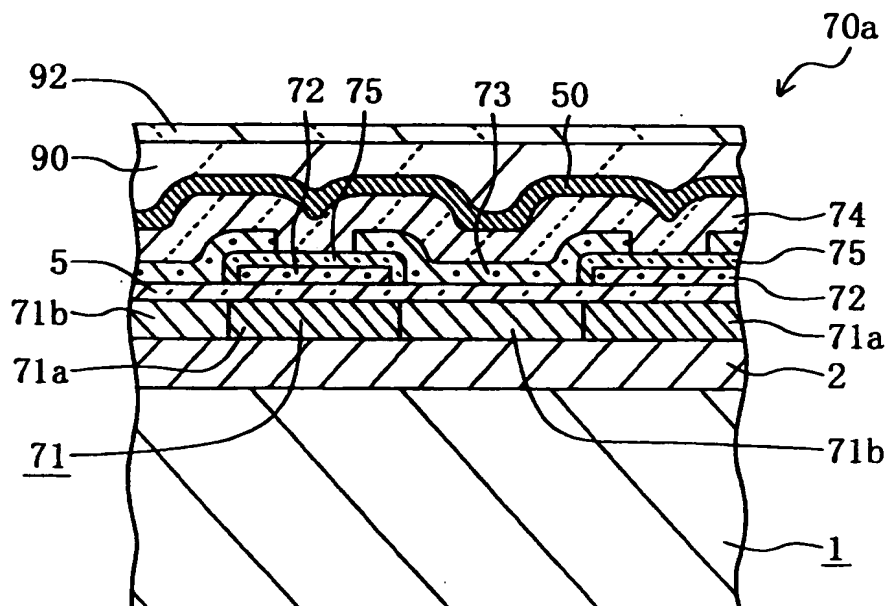
【図9】



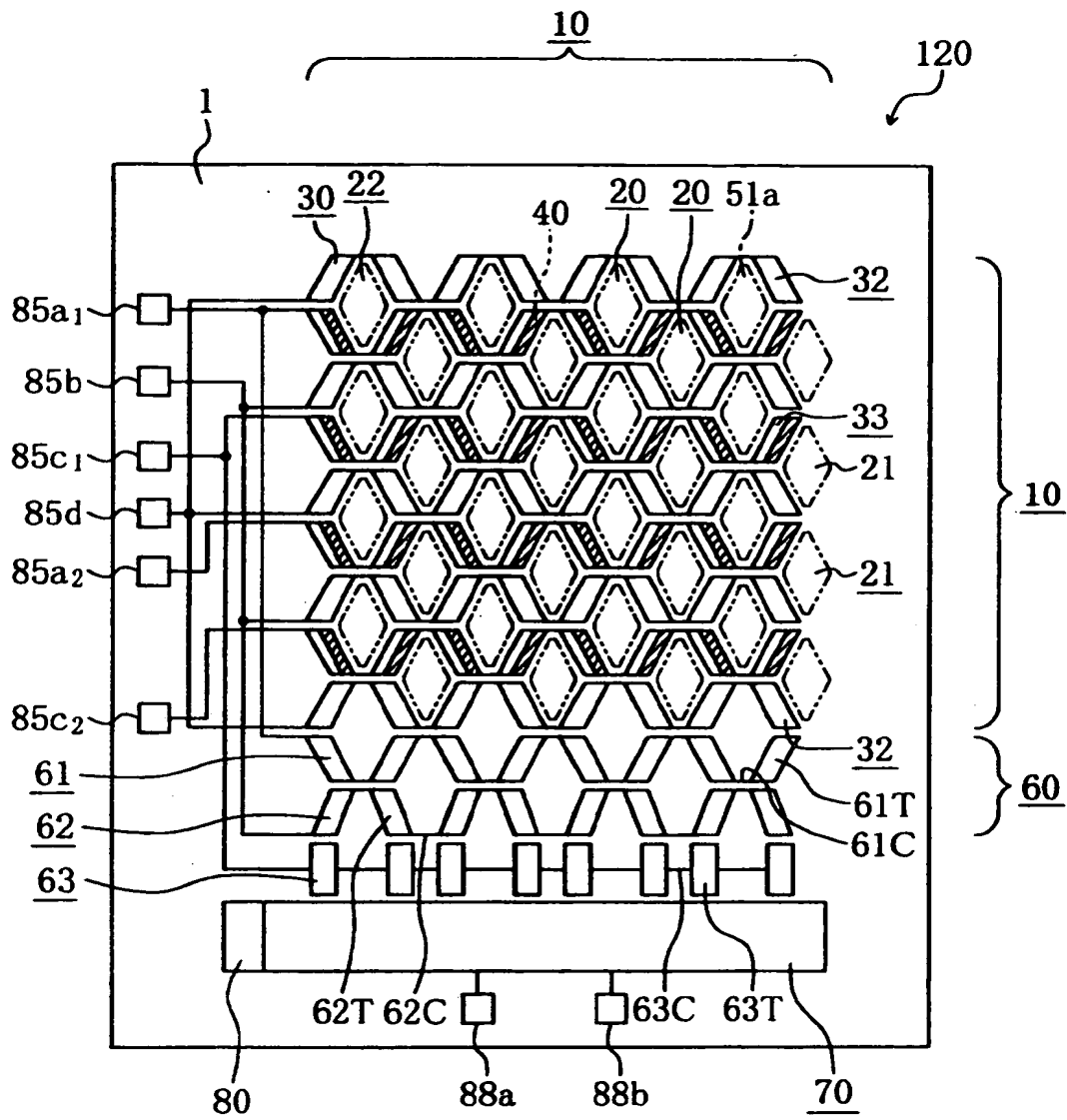
【図 1 0】



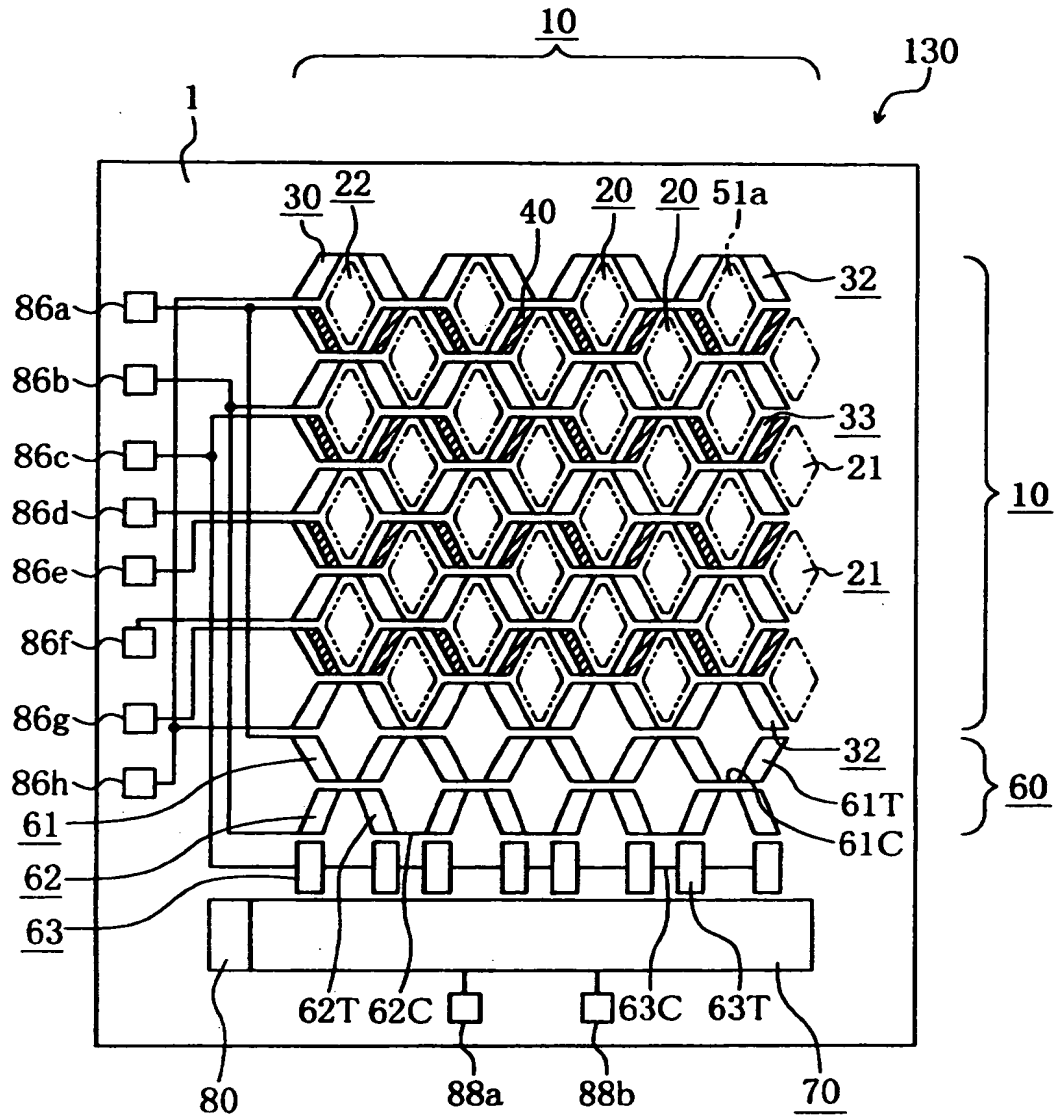
【図 1 1】



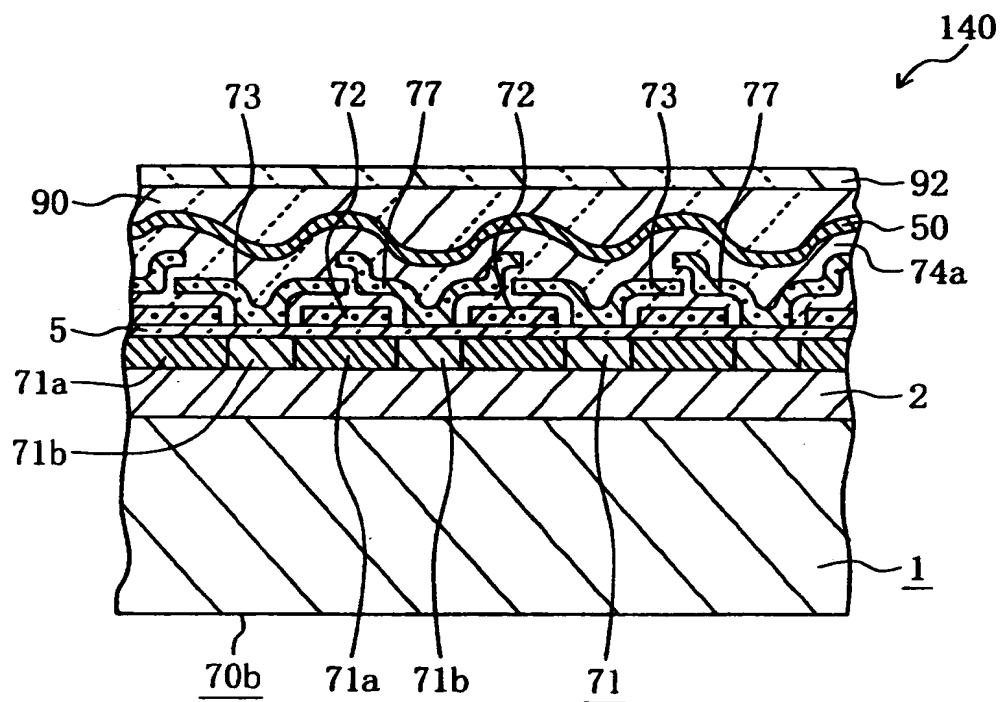
【図 1 2】



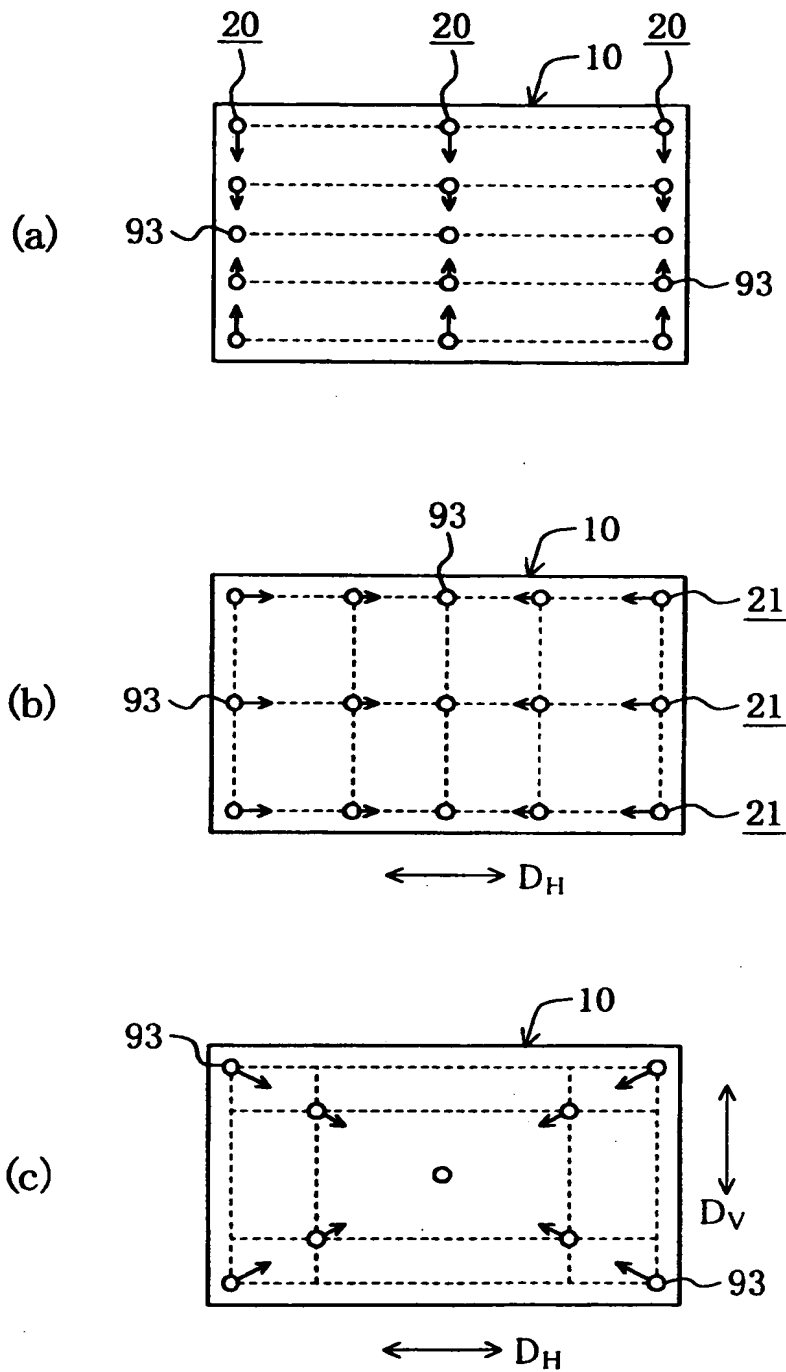
【図 1 3】



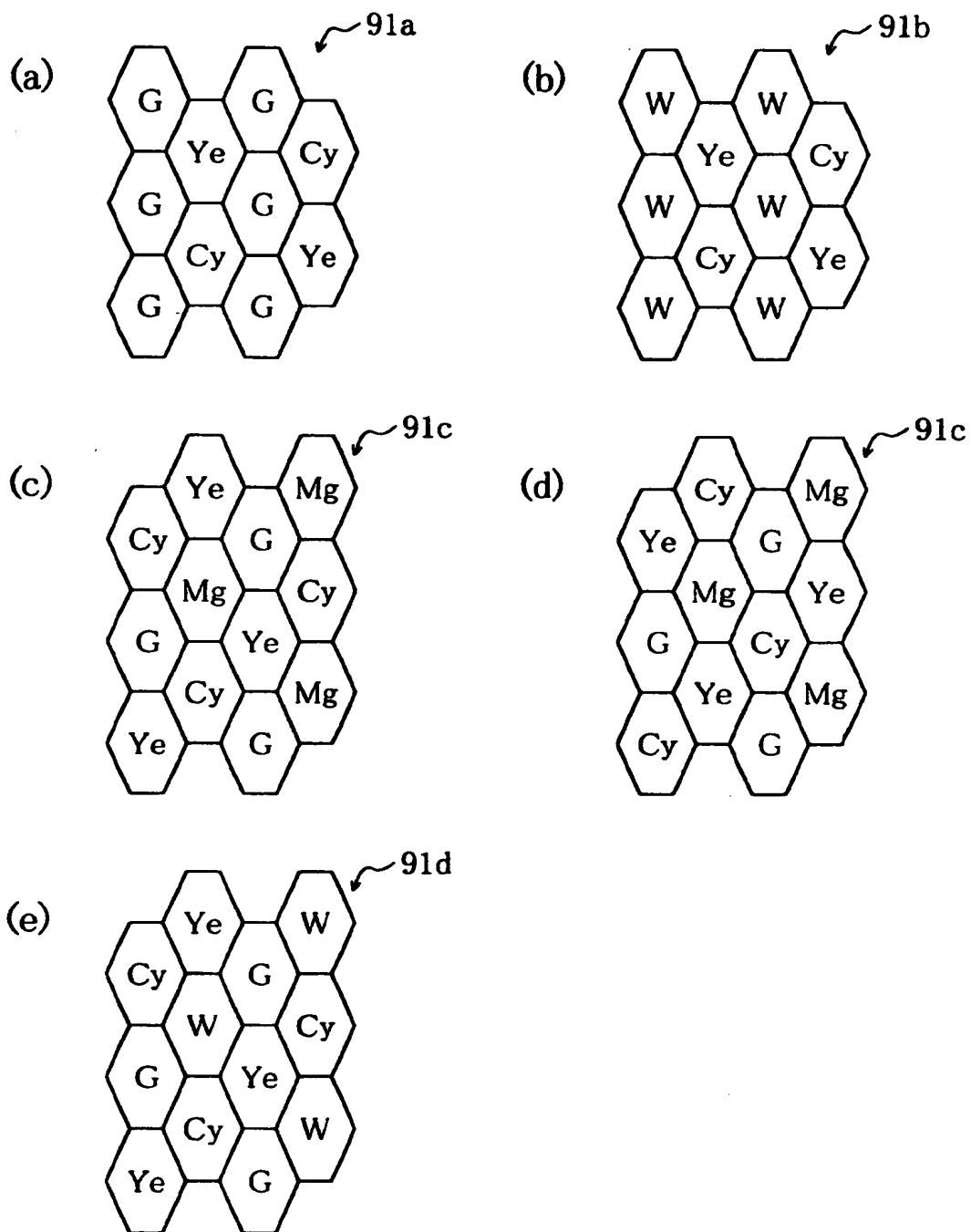
【図 14】



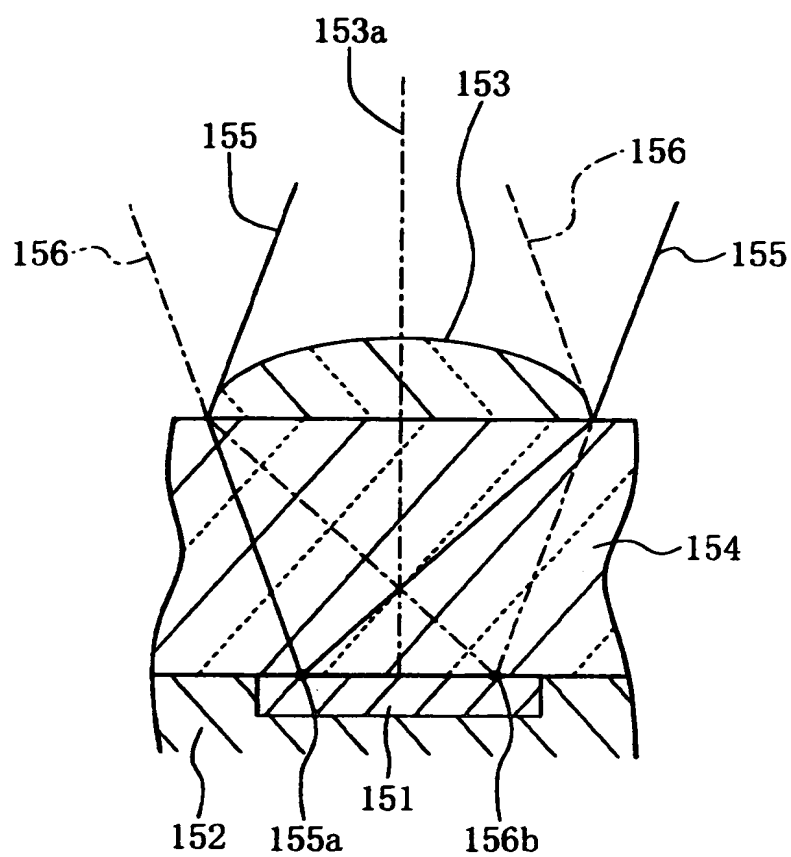
【図 1 5】



【図 1 6】



【図 1 7】



【書類名】 要約書

【要約】

【課題】 転送電極をハニカム状に配設し、光電変換素子を六方格子状に配設した従来の I T - C C D は、受光部の面積低下を抑制しつつ画素密度を向上させうえで好適ではあるものの、画素間で集光効率に差が生じやすい。

【解決手段】 画素ずらし配置された多数個の光電変換素子と、光電変換素子に蓄積された信号電荷を蛇行しながら出力転送路に転送する垂直転送 C C D と、光電変換素子の各々に蓄積された信号電荷の垂直転送 C C D への読み出しを光電変換素子毎に制御するための読み出しゲート領域とを備えた I T - C C D において、読み出しゲート領域と隣接している箇所における電荷転送チャネルのチャネル幅を、他の箇所のチャネル幅より狭くする。

【選択図】 図 2

【書類名】 手続補正書

【整理番号】 DL2417A

【提出日】 平成11年12月15日

【あて先】 特許庁長官殿

【事件の表示】

 【出願番号】 平成11年特許願第250655号

【補正をする者】

 【識別番号】 391051588

 【氏名又は名称】 富士フイルムマイクロデバイス株式会社

【補正をする者】

 【識別番号】 000005201

 【氏名又は名称】 富士写真フイルム株式会社

【代理人】

 【識別番号】 100091340

 【弁理士】

 【氏名又は名称】 高橋 敬四郎

 【電話番号】 03-3832-8095

【手続補正 1】

 【補正対象書類名】 図面

 【補正対象項目名】 図 1

 【補正方法】 変更

 【補正の内容】 1

【手続補正 2】

 【補正対象書類名】 図面

 【補正対象項目名】 図 8

 【補正方法】 変更

 【補正の内容】 2

【手続補正 3】

 【補正対象書類名】 図面

【補正対象項目名】 図 1 2

【補正方法】 変更

【補正の内容】 3

【手続補正 4】

【補正対象書類名】 図面

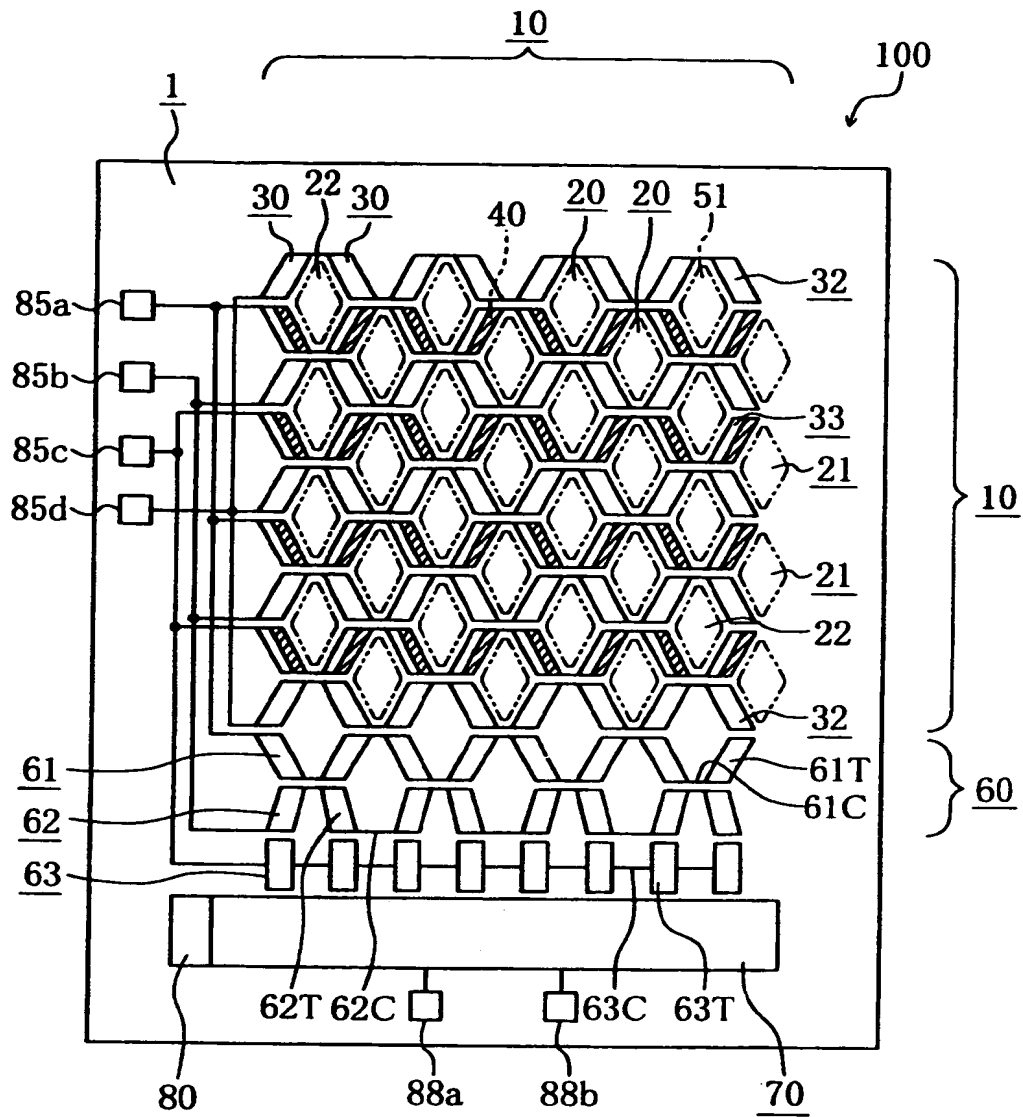
【補正対象項目名】 図 1 3

【補正方法】 変更

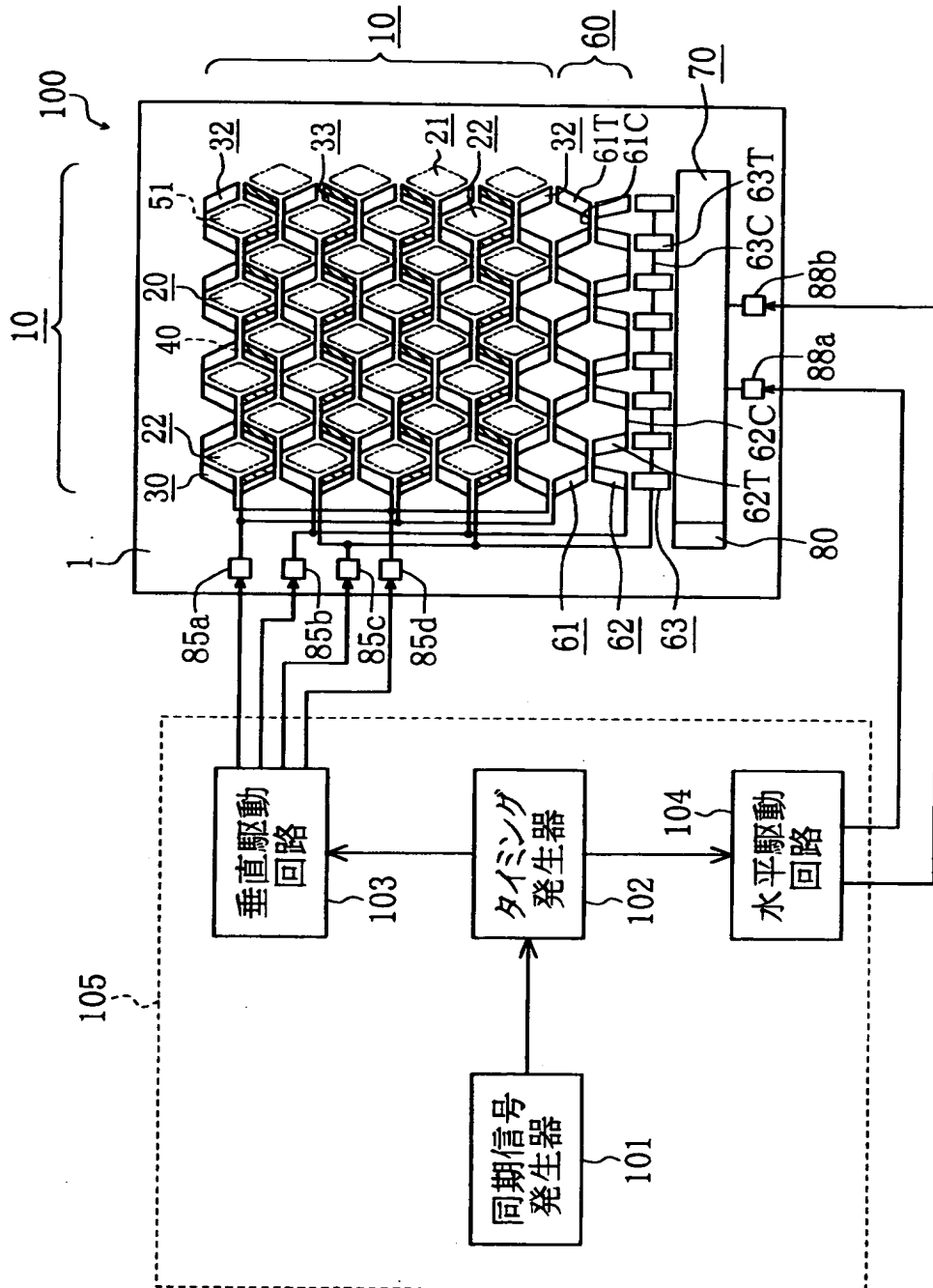
【補正の内容】 4

【プルーフの要否】 要

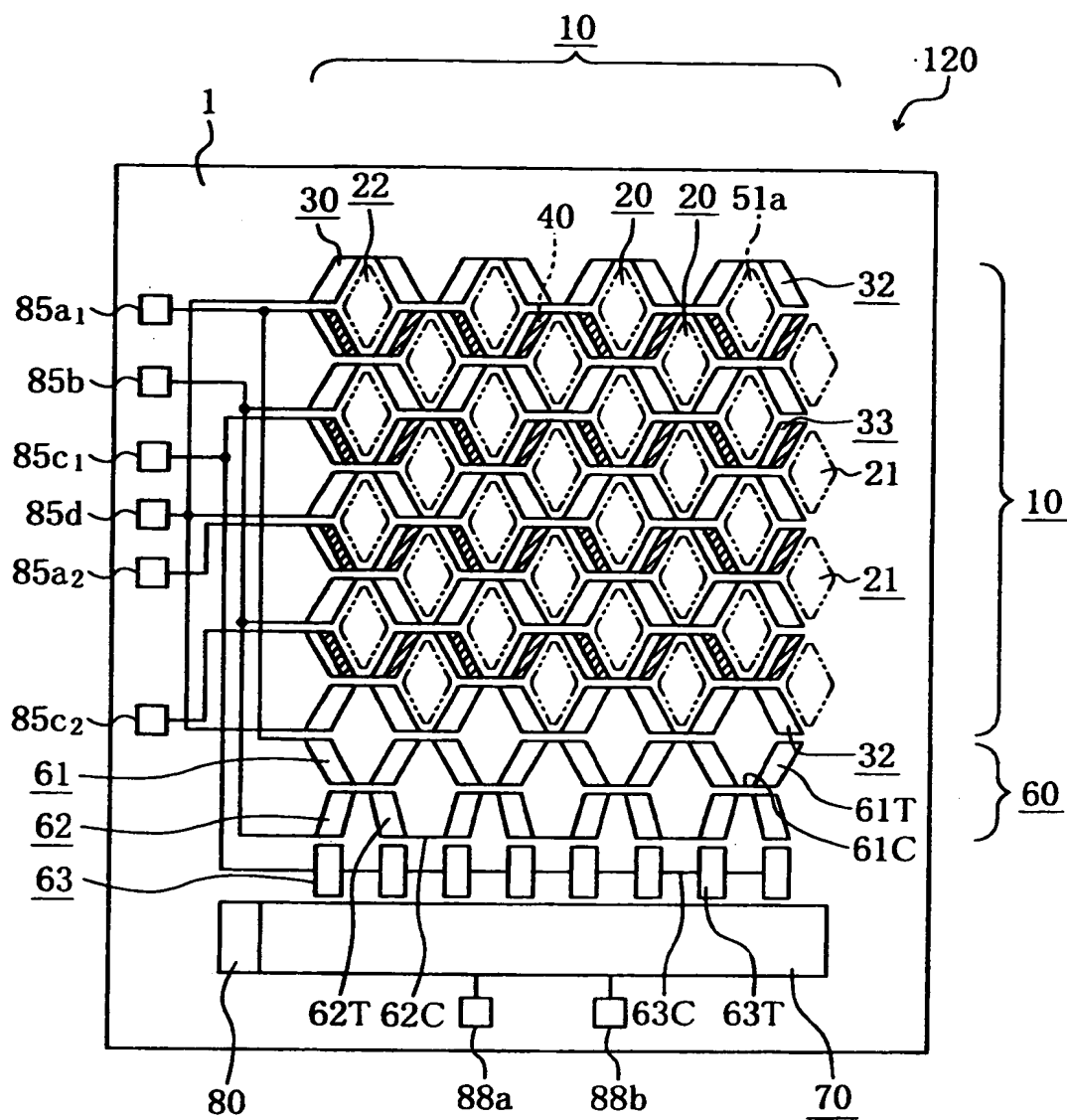
【図 1】



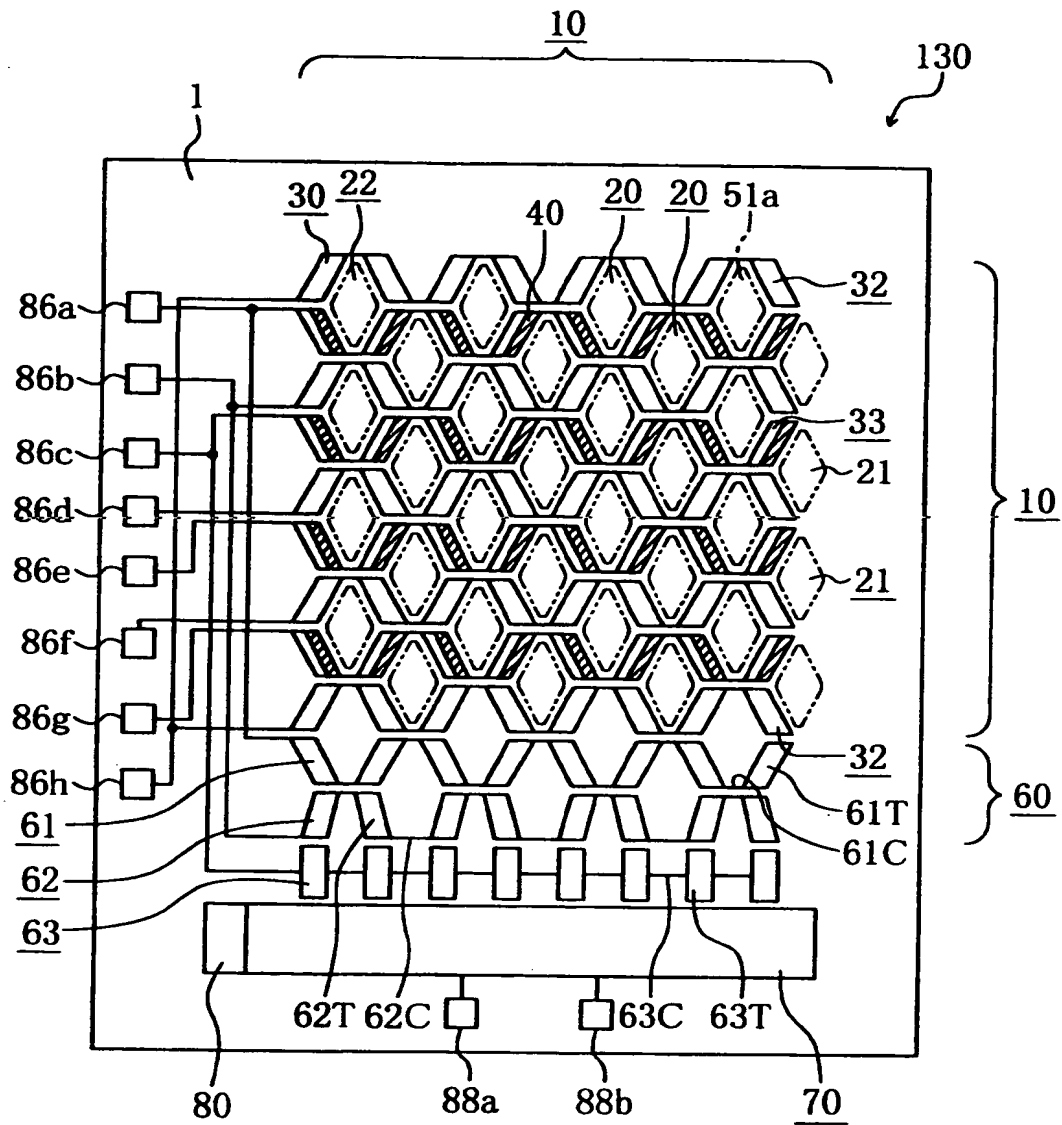
【図 8】



【図 1 2】



【図 1 3】



認定・付加情報

特許出願の番号	平成 11 年 特許願 第 250655 号
受付番号	59901221416
書類名	手続補正書
担当官	長谷川 実 1921
作成日	平成 11 年 12 月 20 日

<認定情報・付加情報>

【補正をする者】

【識別番号】	391051588
【住所又は居所】	宮城県黒川郡大和町松坂平 1 丁目 6 番地
【氏名又は名称】	富士フイルムマイクロデバイス株式会社

【補正をする者】

【識別番号】	000005201
【住所又は居所】	神奈川県南足柄市中沼 2 1 0 番地
【氏名又は名称】	富士写真フイルム株式会社

【代理人】

申請人	
【識別番号】	100091340
【住所又は居所】	東京都台東区台東 3 丁目 1 2 番地 1 号 御徒町東 誠ビル 4 階
【氏名又は名称】	高橋 敬四郎

出 願 人 履 歴 情 報

識別番号 [3 9 1 0 5 1 5 8 8]

1. 変更年月日 1 9 9 1 年 7 月 3 1 日

[変更理由] 新規登録

住 所 宮城県黒川郡大和町松坂平 1 丁目 6 番地

氏 名 富士フイルムマイクロデバイス株式会社

出 願 人 履 歴 情 報

識別番号 [000005201]

1. 変更年月日 1990年 8月14日
[変更理由] 新規登録
住 所 神奈川県南足柄市中沼210番地
氏 名 富士写真フイルム株式会社